บทที่ 5

AMPLITUDE SHIFT KEYING

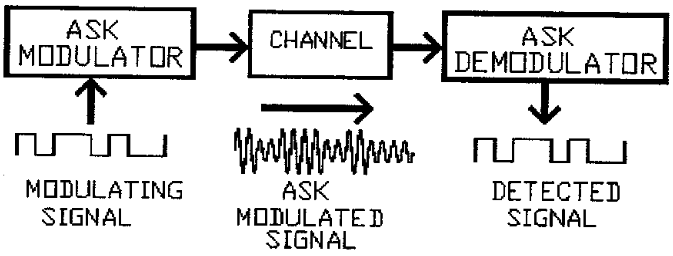
วัตถุประสงค์

เมื่อจบบทนี้ เราสามารถอธิบายและสาธิตหลักการสร้างและตรวจจับสัญญาณ ASK

หลักการเบื้องต้น

ช่องสัญญาณอนาลอกส่วนใหญ่มีแบนด์วิดท์จำกัดซึ่งไม่เหมาะกับการส่งสัญญาณดิจิตอลในแบนด์มูลฐาน (baseband)

ดังนั้นการส่งสัญญาณดิจิตอลในแบนด์มูลฐานผ่านช่องสัญญาณอนาลอก จึงจำเป็นต้องมีการมอดูเลทก่อน



การมอดูเลทจะผสมสัญญาณดิจิตอลในแบนด์มูลฐานกับสัญญาณพาห์ซึ่งผ่านช่องสัญญาณได้ดี

Amplitude-Shift Keying (ASK) Modulator จะเปลี่ยนแอมปลิจูดของสัญญาณพาห์ตามสัญญาณในแบนด์มูลฐาน

Demodulator รับสัญญาณ ASK มาจากช่องสัญญาณ

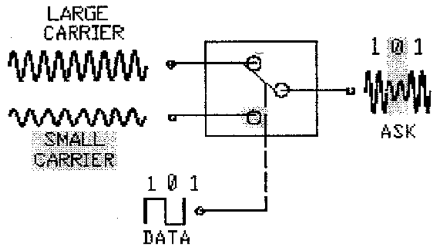
1 ASK Demodulator กู้สัญญาณดิจิตอลในแบนด์มูลฐานโดยตรวจจับ

ก. การเปลี่ยนแปลงความถี่ของสัญญาณ ASK

ข. การเปลี่ยนแปลงเฟสของสัญญาณ ASK

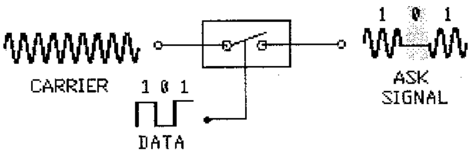
ค. การเปลี่ยนแปลงแอมปลิจูดของสัญญาณ ASK

สวิทช์ SPDT (ซึ่งควบคุมโดยสัญญาณดิจิตอลที่จะมอดูเลท) สามารถใช้มอดูเลทแบบ ASK ได้ดังรูป



สัญญาณพาห์ขนาดใหญ่จะถูกเชื่อมต่อไปยังเอาท์พุท (สวิทช์โยกขึ้น) เมื่อข้อมูลเป็น 1

สัญญาณพาห์ขนาดเล็กจะถูกเชื่อมต่อไปยังเอาท์พุท (สวิทช์โยกลง) เมื่อข้อมูลเป็น 0



สวิทช์ SPST สามารถใช้มอดูเลทแบบ ASK อย่างง่ายได้ดังรูป

สัญญาณพาห์จะถูกเชื่อมต่อไปยังเอาท์พุท (switch closed) เมื่อข้อมูลเป็น 1

สัญญาณพาห์จะถูกตัดขาดจากเอาท์พุท (switch open) เมื่อข้อมูลเป็น 0

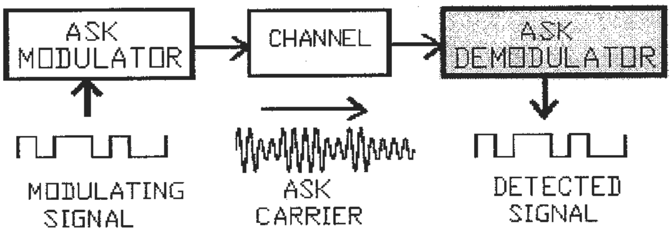
ซึ่งเราเรียกการมอดูเลทแอมปลิจูดชนิดพิเศษนี้ว่า **on-off keying (OOK)**

การที่สวิทช์เปลี่ยนสถานะอย่างรวดเร็วระหว่าง on กับ off ทำให้แบนด์วิดท์เพิ่มขึ้น ดังนั้น OOK จึงต้องการช่องสัญญาณที่มีแบนด์วิดท์มากกว่า ASK มาตรฐาน

2. ในการมอดูเลทแบบ ASK นั้น 1 ใน 2 ของแอมปลิจูดต้องมีค่าเป็นศูนย์ จริงหรือไม่ ?

ก. จริง

ข. ไม่จริง



ASK demodulator (detector) สามารถเป็นได้ทั้ง asynchronous หรือ synchronous

asynchronous detector ไม่ใช้สัญญาณพาห์อ้างอิงในการกู้การเปลี่ยนแปลงแอมปลิจูดของสัญญาณ ASK

synchronous detector กู้การเปลี่ยนแปลงแอมปลิจูดของสัญญาณ ASK โดยใช้สัญญาณพาห์อ้างอิงที่มีความถี่และเฟสตรงกันกับสัญญาณพาห์เดิมของ ASK

ศัพท์ใหม่

SCALING SUMMER คือ Inverting op-amp ที่มี scale สำหรับสัญญาณที่เข้ามาก่อนการรวมสัญญาณ

ON-OFF KEYING (OOK) รูปแบบของ ASK ซึ่งสัญญาณพาห์จะทำงานเมื่อส่งข้อมูลเป็นหนึ่งและจะไม่ทำงานเมื่อส่งข้อมูลเป็นศูนย์

SWITCHED – CAPACITOR LOW PASS FILTER วงจรกรองความถี่ต่ำผ่านที่ใช้ตัวเก็บประจุในการสวิทช์

อุปกรณ์ที่ใช้

F.A.C.E.T ชุดฐาน

แผงทดลองการสื่อสารดิจิตอล 2

ชุดจ่ายไฟ 15 VDC (ใช้ 2 ชุด)

Multimeter

ออสซิลโลสโคป

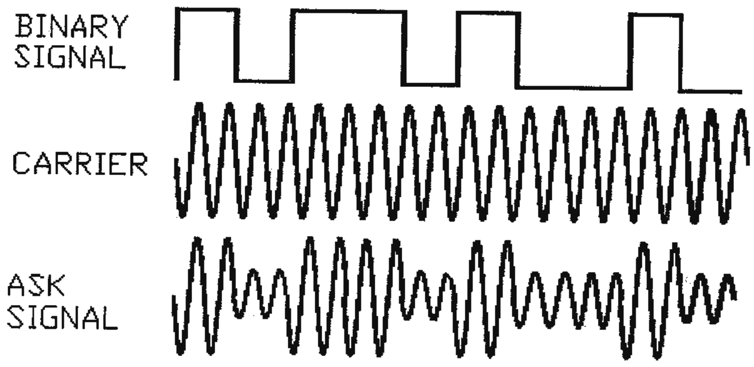
เครื่องกำเนิดสัญญาณรูปไซน์

แบบฝึกหัด 5 –1

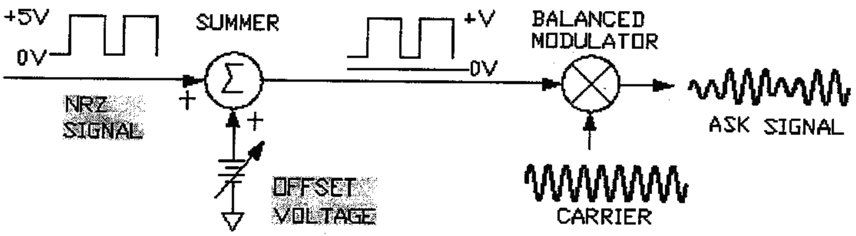
วัตถุประสงค์ของแบบฝึกหัด

เมื่อจบแบบฝึกหัดนี้ เราสามารถอธิบายและสาธิตว่าการสร้างสัญญาณ ASK จากชุดทดลองสามารถทำได้อย่างไร

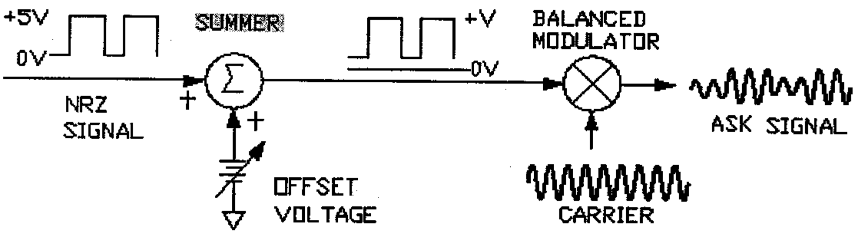
ข้อศึกษา



ในระบบ Amplitude-Shift Keying (ASK) แอมปลิจูดของสัญญาณพาห์จะเปลี่ยนแปลงระหว่างระดับสัญญาณ 2 ระดับที่สอดคล้องกับข้อมูลเลขฐานสองที่นำมามอดูเลท



ขั้นตอนแรกในการทำงานของแผงทดลองการสื่อสารดิจิตอล 2 คือ การปรับระดับของสัญญาณ NRZ

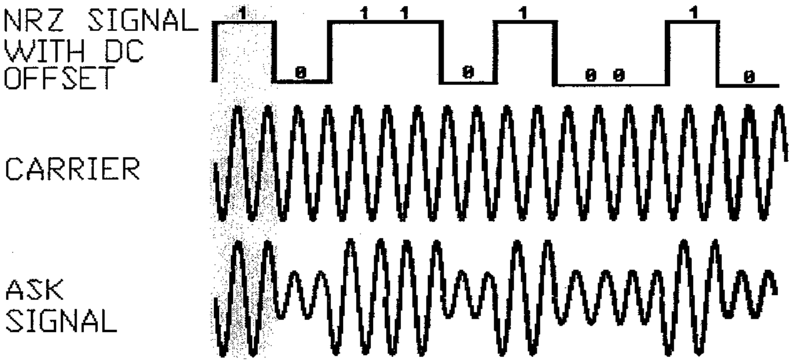


วงจรรวมสัญญาณ (summer) จะรวมแรงดันไฟบวก DC เข้าไปกับสัญญาณ NRZ

1. ที่เอาท์พุทของวงจรรวมสัญญาณ ลอจิก low ของสัญญาณ NRZ คืออะไร?
   ก. ต่ำกว่าระดับ 0V
   ข. ที่จุด 0V
   ค. สูงกว่าระดับ 0V

balanced modulator ทำหน้าที่เป็น amplitude-shift keying modulator

เอาท์พุทของ balanced modulator จะเปลี่ยนค่าระหว่างระดับสัญญาณ 2 ระดับที่สอดคล้องกับระดับลอจิกของสัญญาณ NRZ

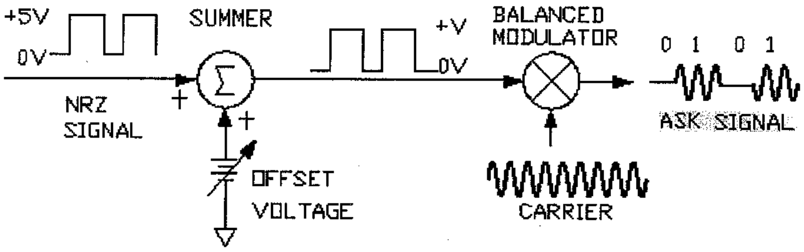


เมื่อสัญญาณ NRZ มีลอจิกเป็น 1 อัตราการขยายของ Balance Modulator จะคงที่

2. จากการสังเกตที่ลอจิก 1 รูปสัญญาณเป็นอย่างไร?
   ก. ส่วนที่มีแอมปลิจูดขนาดใหญ่ของสัญญาณ ASK
   ข. ส่วนที่มีแอมปลิจูดขนาดเล็กของสัญญาณ ASK

เมื่อสัญญาณ NRZ มีลอจิกเป็น 0 อัตราการขยายของ Balance Modulator จะเป็นฟังก์ชันของแอมปลิจูดของสัญญาณพาห์และสัญญาณ NRZ

ดังนั้น ที่ลอจิก 0 รูปสัญญาณจะเป็นส่วนที่มีแอมปลิจูดขนาดเล็กของสัญญาณ ASK

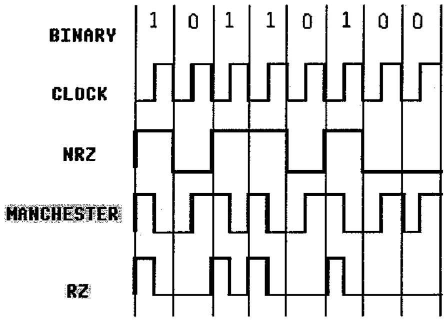


3. เมื่อลดแรงดันออฟเซต ที่ลอจิก 0 รูปสัญญาณเป็นอย่างไร?
   ก. แอมปลิจูดของสัญญาณพาห์เพิ่มขึ้น
   ข. แอมปลิจูดของสัญญาณพาห์ลดลง

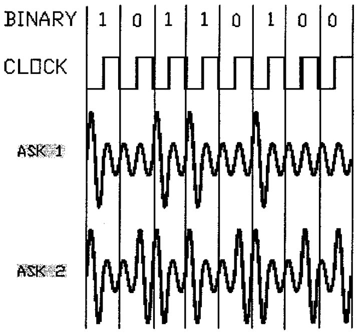
เมื่อออฟเซตถูกปรับเป็น 0 Vdc แอมปลิจูดเต็มของสัญญาณพาห์ balance modulator จะแทนลอจิก 1 และการที่ไม่มีสัญญาณพาห์จะแทนลอจิก 0

การมอดูเลทแอมปลิจูดชนิดพิเศษนี้ว่า on-off keying (OOK)

การมอดูเลทแบบ ASK สามารถใช้กับการเข้ารหัสแบบอื่นก็ได้ เช่น RZ และ Manchester

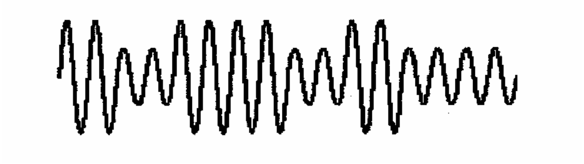


4. สัญญาณ ASK สัญญาณใดที่แทนการเข้ารหัสแบบ RZ ?
   ก. ASK 1
   ข. ASK 2

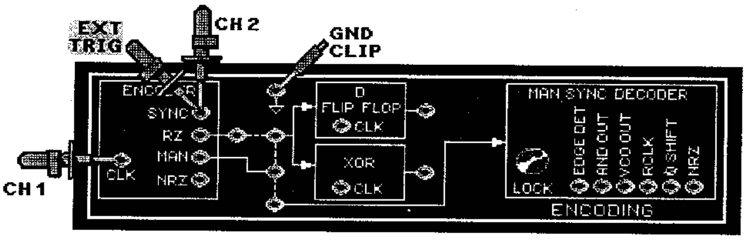


Help 5-1

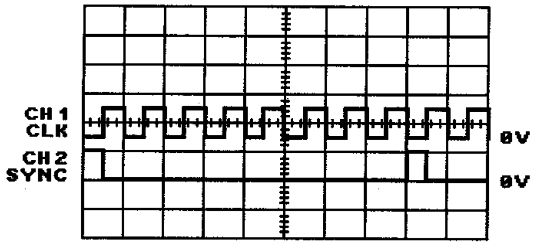
<u>ขั้นตอนการทดลอง</u>



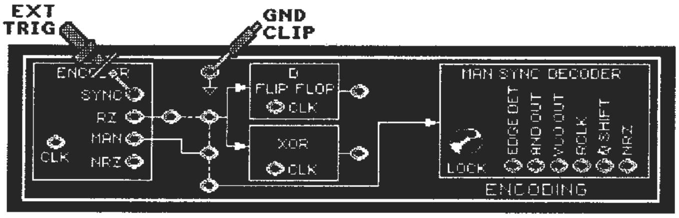
ในขั้นตอนนี้ เราจะสร้างสัญญาณ ASK จากสัญญาณ NRZ และสังเกตผลจากออสซิลโลสโคป



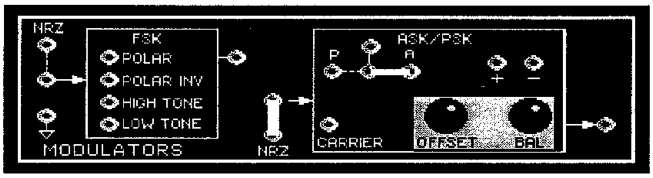
1. ในบล็อกวงจร ENCODER, ต่อโพรบ CH 1 ที่ CLK และต่อโพรบ CH 2 ที่ SYNC
2. ต่อโพรบ EXT ที่ SYNC
3. ตั้งค่า CH 1 และ CH 2 เป็น 5 V/DIV และตั้ง sweep ไปที่ 0.5 ms/DIV โดย trigger ที่ค่าบวกของ EXT



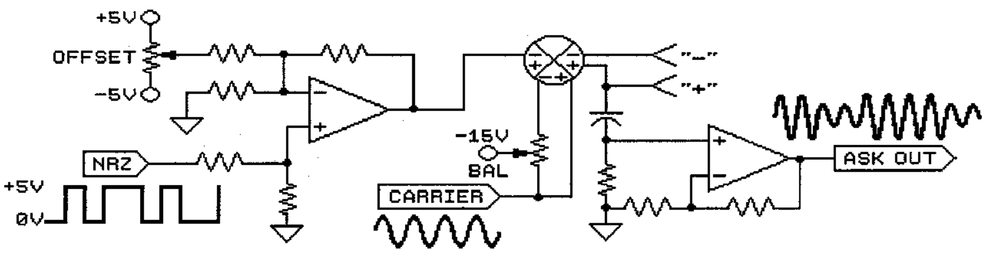
4. ปรับค่า TIME/DIV ให้ 1 คาบเวลาของสัญญาณ sync เท่ากับ 8 ช่อง โดยแต่ละเซนติเมตรแทนสัญญาณนาฬิกา 1 ลูก หรือ 1 bit time



5. ถอดโพรบ CH 1 และ CH 2 ออก แต่ยังคงสายโพรบ EXT ไว้เพื่อทำการ Trigger ซึ่งใช้ตลอดแบบฝึกหัดนี้



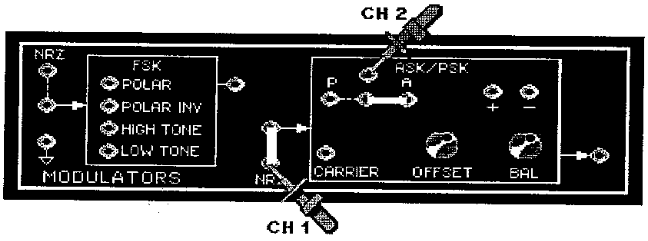
6. ในบล็อกวงจร ASK/PSK ให้เสียบตัวต่อ 2 ขาเพื่อเลือก ASK modulator
   ให้เสียบตัวต่อ 2 ขาต่อสัญญาณ NRZ
   ให้หมุนปุ่ม OFFSET ทวนเข็มนาฬิกาจนสุดและปรับปุ่ม BALไว้ตรงกลาง



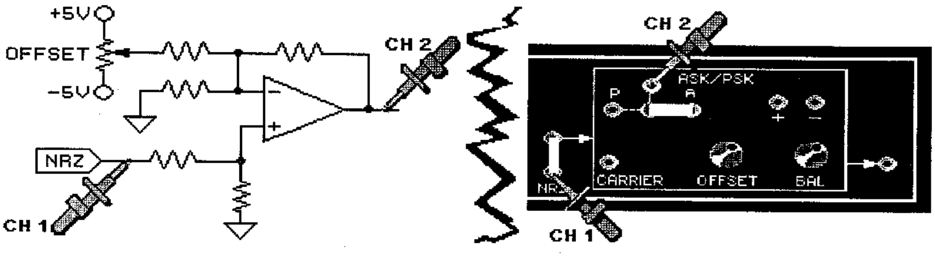
วงจรอย่างง่ายของ ASK modulator ในบล็อกวงจร ASK/PSK แสดงดังรูป

วงจร ASK modulator สร้างสัญญาณ ASK จากสัญญาณ NRZ และสัญญาณพาห์ ส่วนประกอบที่สำคัญของ ASK modulator มีดังนี้ **Help 5-2**

- summing amplifier
- balance modulator
- buffer amplifier



7. ต่อโพรบ CH 1 เข้าที่ตำแหน่ง NRZ ที่ใช้ตัวต่อ 2 ขาต่อ และต่อโพรบ CH 2 เข้าที่ตำแหน่งที่แสดงในรูป
   ตั้งระดับอ้างอิงของกราวด์ของทั้ง 2 ช่อง และตั้ง vertical coupling เป็นแบบ dc
   ตั้งค่า CH 1 และ CH 2 เป็น 2 V/DIV



summing amplifier วงจรขยายแบบไม่กลับขั้วของสัญญาณและปรับ dc offset ได้

8. สัญญาณเอาท์พุทของ summing amplifier (CH 2) ถูก offset อย่างไร ?

ก. ต่ำกว่าเส้นอ้างอิง 0V

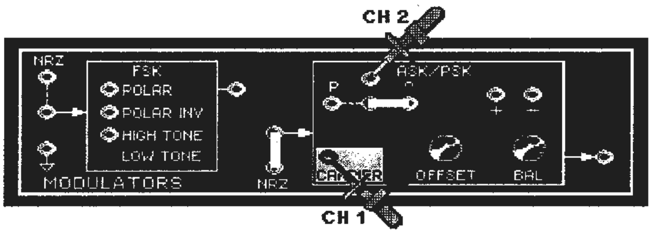
ข. สูงกว่าเส้นอ้างอิง 0V

9. ค่อยๆ ปรับปุ่ม OFFSET ตามเข็มนาฬิกาจนสุดจากนั้นให้หมุนทวนเข็มนาฬิกาจนสุด สัญญาณเอาท์พุทของลอจิก 0 (CH 2) เปลี่ยนแปลงอย่างไร ?

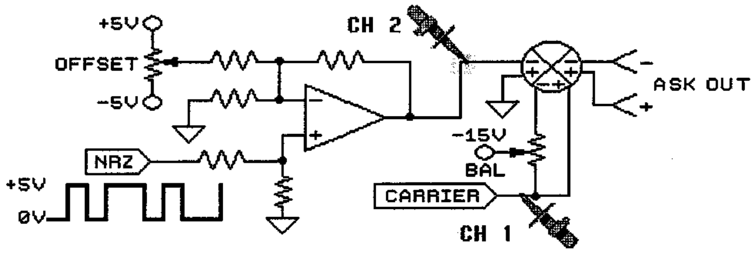
ก. สูงกว่าและต่ำกว่าเส้นอ้างอิง 0V

ข. สูงกว่าเส้นอ้างอิง 0V เท่านั้น

ค. ต่ำกว่าเส้นอ้างอิง 0V เท่านั้น



10. ย้าย CH 1 ไปที่ตำแหน่ง CARRIER และปรับ CH 1 เป็น ac coupling ที่ 1 V/DIV



สัญญาณเอาท์พุทจาก offset amplifier (CH 2) ต่อเป็นอินพุทตัวหนึ่งของ BALANCE MODULATOR

อินพุทตัวหนึ่งของ BALANCE MODULATOR (CH 1) เป็นสัญญาณพาห์ซึ่งควบคุม dc offset โดยปุ่ม BAL

11. ให้วัดแอมปลิจูดของสัญญาณพาห์ (CH 1)

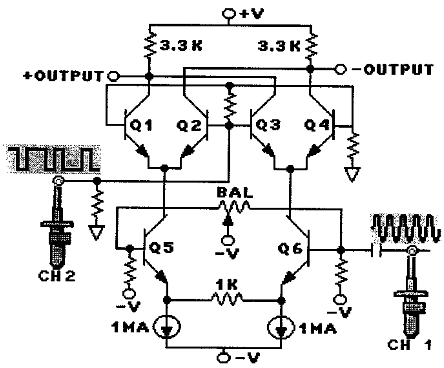
V_C = …………..$V_{pk\text{-}pk}$

balance modulator ทำหน้าที่เป็น ASK modulator ซึ่งให้เอาท์พุทเป็นบวกและลบ

การมอดูเลทแบบ ASK จะเปลี่ยนแอมปลิจูดของสัญญาณพาห์ให้สอดคล้องกับสัญญาณเลขฐาน 2 (1 และ 0)

นี่คือวงจรอย่างง่ายของไอซี balance modulator ที่ต่อกับความต้านทานภายนอก

สัญญาณเอาท์พุทคือผลคูณระหว่างแอมปลิจูดของสัญญาณพาห์ (CH 1) กับระดับลอจิกของสัญญาณ NRZ (CH 2)

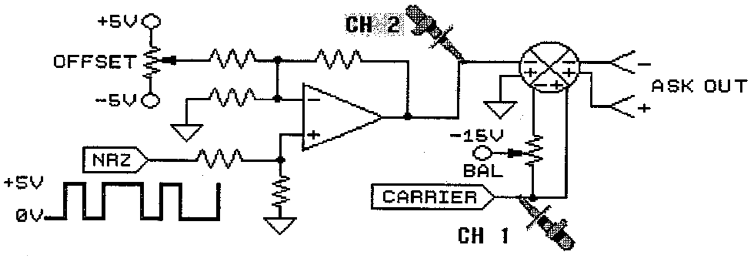


วงจรประกอบด้วย 3 ส่วนหลัก คือ

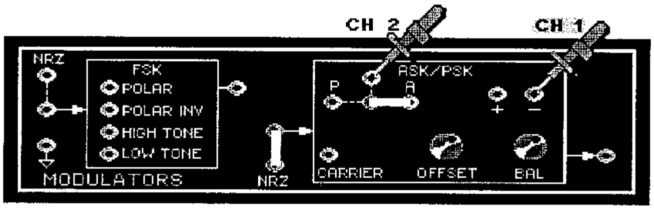
- upper quad differential amplifier ทำงานในโหมดเชิงเส้นหรือโหมดอิ่มตัว **Help 5-3**
- linear differential amplifier
- แหล่งจ่ายกระแสแบบคู่

เอาท์พุทที่ขา Collector เป็นแบบ cross-coupled ผลที่ได้เป็นการคูณแบบ full wave balance ของสัญญาณอินพุท

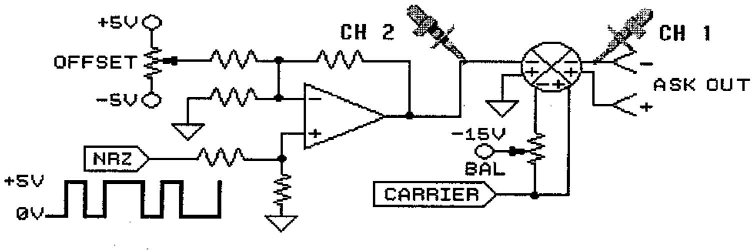
เมื่อสัญญาณ NRZ มีค่ามากกว่า 0.4 V อัตราการขยายที่ +OUTPUT หรือ –OUTPUT จะคงที่



12. ระดับสัญญาณลอจิก 0 มีค่ามากกว่า 0.4V ที่อินพุทของ balanced modulator (CH 2) ใช่หรือไม่ ?
    ก. ใช่
    ข. ไม่ใช่



13. ย้ายโพรบ CH 1 ไปที่ตำแหน่งเอาท์พุท – และปรับ CH 1 เป็น ac coupling ที่ 2 V/DIV

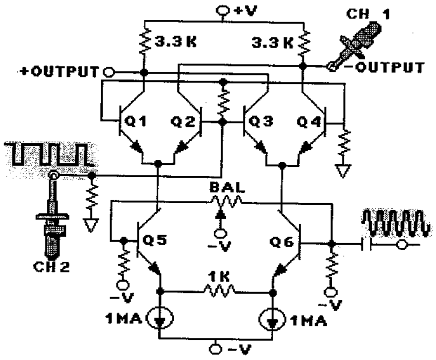


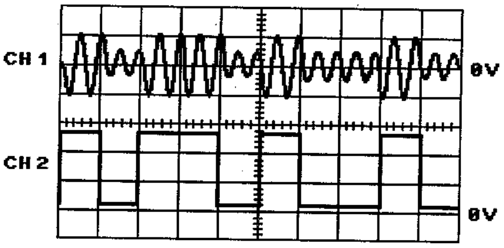
14. สัญญาณเอาท์พุท (CH 1) คืออะไร? **Help 5-4**

ก. สัญญาณมอดูเลทแอมปลิจูด

ข. สัญญาณพาห์ที่มีแอมปลิจูดคงที่

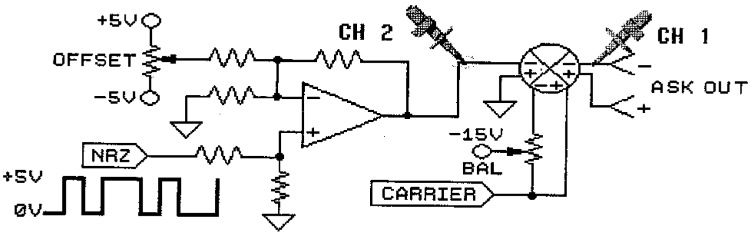
เมื่อสัญญาณ NRZ มีค่าน้อยกว่า +0.4V อัตราการขยายที่ +OUTPUT หรือ –OUTPUT จะเป็นฟังก์ชันของผลคูณของสัญญาณอินพุท **Help 5-5**





Help 5-6

15. ค่อยๆ ปรับปุ่ม OFFSET ตามเข็มนาฬิกาให้ได้สัญญาณเอาท์พุทที่ CH 1 ดังรูป



16. ระดับสัญญาณลอจิก 0 มีค่ามากกว่า 0.4V ที่อินพุทของ balanced modulator (CH 2) ใช่หรือไม่ ?

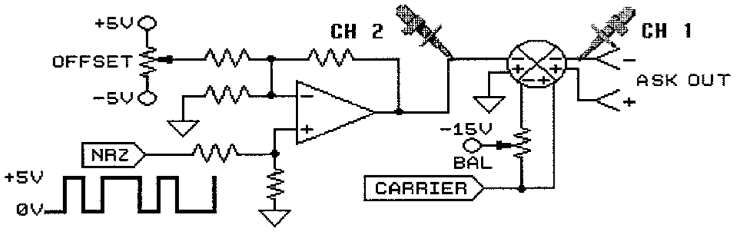
ก. ใช่ **Help 5-7**

ข. ไม่ใช่

17. สัญญาณเอาท์พุท (CH 1) คืออะไร? **Help 5-8**

ก. สัญญาณมอดูเลทแอมปลิจูด

ข. สัญญาณมอดูเลทความถี่



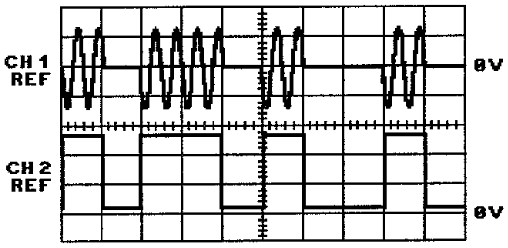
เมื่อสัญญาณ NRZ (CH 2) อยู่ที่ระดับลอจิก 1, balanced modulator (โหมดอิ่มตัว) จะคูณสัญญาณพาห์กับ 3

สังเกตสัญญาณ NRZ (CH 2) และสัญญาณ ASK (CH 1)

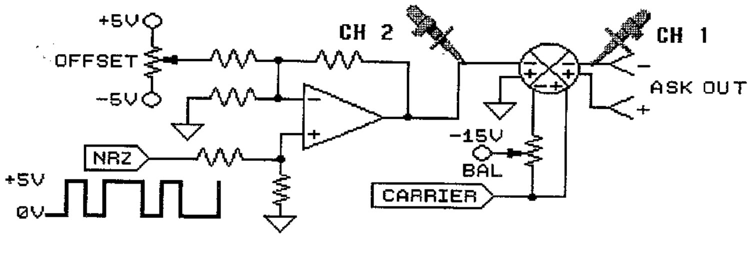
18. ในกระบวนการมอดูเลท ลอจิก 1 ของสัญญาณ NRZ ถูกแทนด้วย
    ก. ส่วนที่มีแอมปลิจูดขนาดใหญ่ของสัญญาณ ASK
    ข. ส่วนที่มีแอมปลิจูดขนาดเล็กของสัญญาณ ASK

เมื่อสัญญาณ NRZ (CH 2) อยู่ที่ระดับลอจิก 0, สัญญาณเอาท์พุทของ balanced modulator (โหมดเชิงเส้น) จะเป็นฟังก์ชันของแอมปลิจูดของสัญญาณพาห์และสัญญาณ NRZ

19. สังเกตระดับลอจิก 0 ของสัญญาณ NRZ (CH 2) จะมีค่าประมาณ 0.2 Vdc ดังนั้นส่วนที่มีแอมปลิจูดขนาดเล็กของสัญญาณ ASK จึงเป็นตัวแทนของลอจิก 0
20. ถ้า offset ของระดับลอจิก 0 ของสัญญาณ NRZ (CH 2) ลดลงเป็น 0 Vdc, ลอจิก 0 จะถูกแทนด้วยสัญญาณ ASK แบบไหน?
    ก. แอมปลิจูดของสัญญาณพาห์สูงสุด
    ข. ไม่มีแอมปลิจูดของสัญญาณพาห์
    ค. แอมปลิจูดของสัญญาณพาห์ต่ำสุด

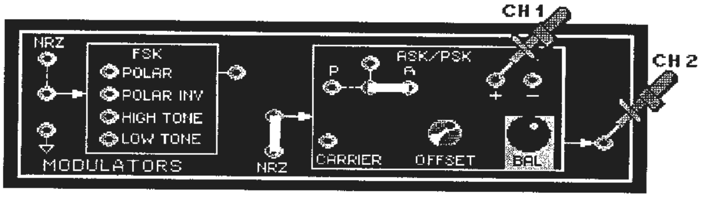


21. ค่อยๆ ปรับปุ่ม OFFSET ตามเข็มนาฬิกาเพื่อให้ได้สัญญาณดังรูป **Help 5-9**



22. สังเกตระดับลอจิก 0 ของสัญญาณ NRZ (CH 2) ซึ่งตอนนี้มีค่าเป็น 0 Vdc ลอจิก 0 จะแทนด้วยเส้นตรง (ไม่มีแอมปลิจูดของสัญญาณพาห์) ของสัญญาณ ASK (CH 1)

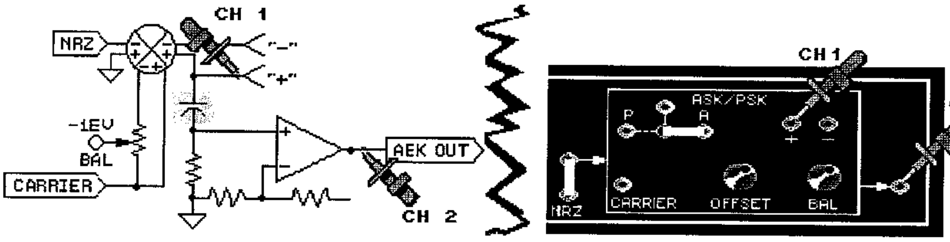
สัญญาณพาห์จะ on เมื่อส่งลอจิก 1 และ off เมื่อส่งลอจิก 0 ซึ่งเราเรียกเทคนิคนี้ว่า on-off keying (OOK)



23. ย้าย CH 2 ไปที่ตำแหน่งเอาท์พุทและย้าย CH 1 ไปที่ + และปรับทั้ง 2 CH เป็น ac coupling ที่ 2 V/DIV

ปล่อยปุ่ม OFFSET ให้อยู่ที่การมอดูเลทแบบ OOK

ปรับปุ่ม BAL ไว้ตรงกลาง



สัญญาณ ASK ถูก coupling แบบ ac จากจุด + ของ BALANCED MODULATOR เพื่อเป็นอินพุทให้กับ buffer amplifier

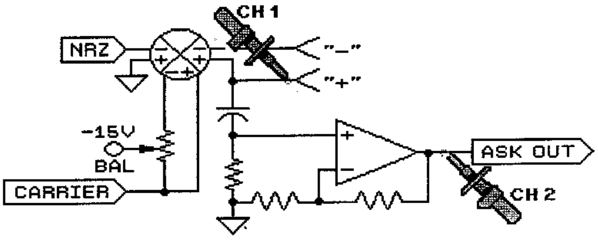
24. สังเกตที่อินพุทของบัฟเฟอร์ (CH1) และสัญญาณเอาท์พุท (CH 2)

ข้อใดเป็นจริงสำหรับ buffer amplifier นี้ ?

ก. อัตราขยายประมาณ 10

ข. การแทนลอจิก 0 เปลี่ยนไปที่เอาท์พุทของ Buffer

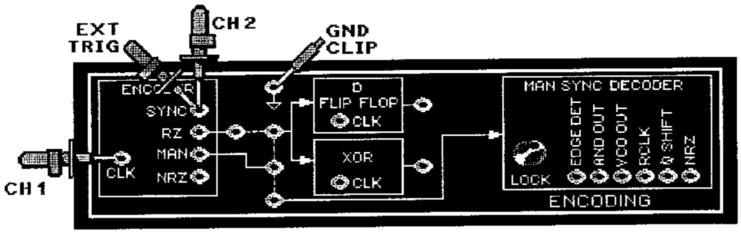
ค. การเลื่อนเฟสเท่ากับ 0



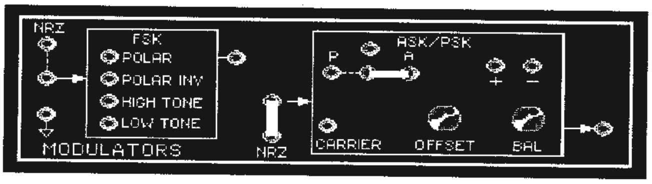
<u>**บทสรุป**</u>

- summing amplifier และ balanced modulator สามารถใช้เป็น amplitude - shift keying modulator
- การมอดูเลทแบบ ASK จะเปลี่ยนแอมปลิจูดของสัญญาณรูปไซน์ให้สอดคล้องกับสัญญาณเลขฐาน 2 (1 และ 0)
- on-off keying เป็นรูปแบบพิเศษของการมอดูเลทแบบ ASK โดยที่สัญญาณพาห์จะ on เมื่อส่งลอจิก 1 และ off เมื่อส่งลอจิก 0

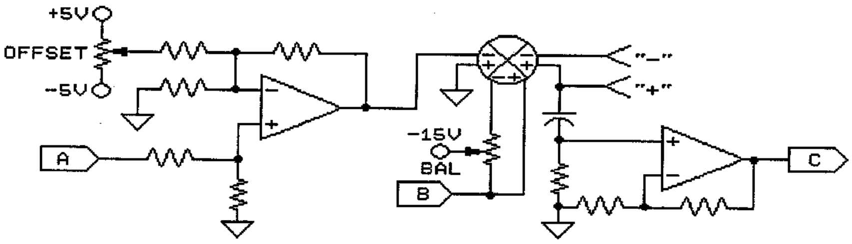
คำถามทบทวน



1. ในบล็อกวงจร ENCODER, ต่อโพรบ CH 1 ที่ CLK และต่อโพรบ CH 2 ที่ SYNC
   ต่อโพรบ EXT ที่ SYNC
   ตั้งค่า CH 1 และ CH 2 เป็น 5 V/DIV และตั้ง sweep ไปที่ 0.5 ms/DIV โดย trigger ที่ค่าบวกของ EXT



   ในบล็อก ASK/PSK ให้ต่อตัวต่อ 2 ขา ดังรูป
   ต่อออสซิลโลสโคปไปที่เอาท์พุทของ modulator และปรับปุ่ม OFFSET และปุ่ม BAL สำหรับการมอดูเลทแบบ ASK
   รูปแบบ 8 บิตข้อใดที่ตรงกับสัญญาณเอาท์พุท ASK ?
   ก. 00110101
   ข. 10110100
   ค. 10111011
   ง. 01000100



2. วงจรที่แสดงเป็น ASK modulator สัญญาณอะไรปรากฏที่ตำแหน่ง A,B และC ?
   ก. ตำแหน่ง A คือสัญญาณพาห์, ตำแหน่ง B คือสัญญาณ NRZ, ตำแหน่ง C คือสัญญาณ ASK
   ข. ตำแหน่ง A คือสัญญาณพาห์, ตำแหน่ง C คือสัญญาณ NRZ, ตำแหน่ง B คือสัญญาณ ASK
   ค. ตำแหน่ง A คือสัญญาณ NRZ, ตำแหน่ง B คือสัญญาณ ASK,ตำแหน่ง C คือสัญญาณพาห์
   ง. ตำแหน่ง A คือสัญญาณ NRZ, ตำแหน่ง B คือสัญญาณพาห์, ตำแหน่ง C คือสัญญาณ ASK

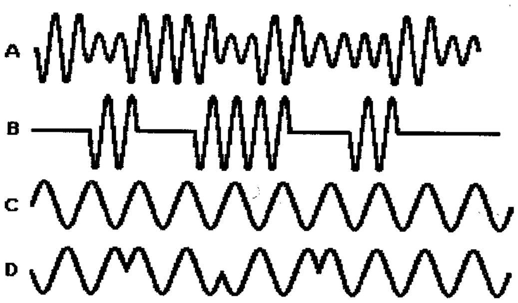
3 รูปสัญญาณข้อใดเป็นการมอดูเลทแบบ OOK ?

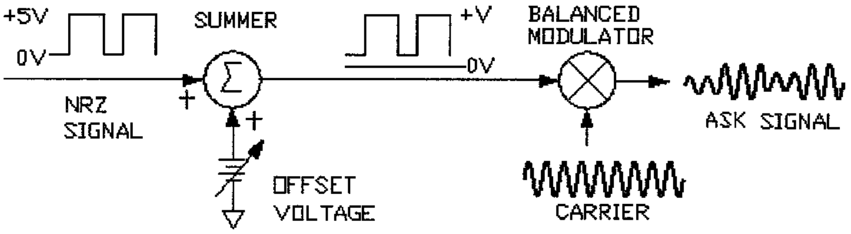
ก. a

ข. b

ค. c

ง. d





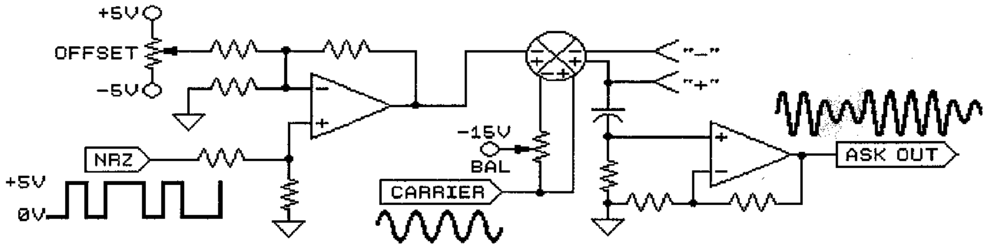
4. อัตราขยายของ balance modulator ที่ระดับลอจิก 1 มีค่าเท่าไร ?

ก. ศูนย์

ข. ฟังก์ชันของแอมปลิจูดของสัญญาณอินพุท

ค. คงที่

ง. ฟังก์ชันของผลรวมของสัญญาณอินพุท



5.เมื่อสัญญาณเอาท์พุทของ summing amplifier ลดจาก 0.2 Vdc เป็น 0.1 Vdc ที่ระดับของสัญญาณ ASK ที่แทนลอจิก 0 จะมีค่าเป็นอย่างไร?

ก. เพิ่มขึ้น

ข. ลดลง

ค. คงที่

ง. เป็นศูนย์

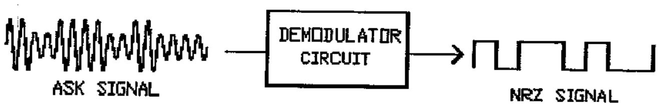
แบบฝึกหัด 5-2

ASK SIGNAL DETECTION

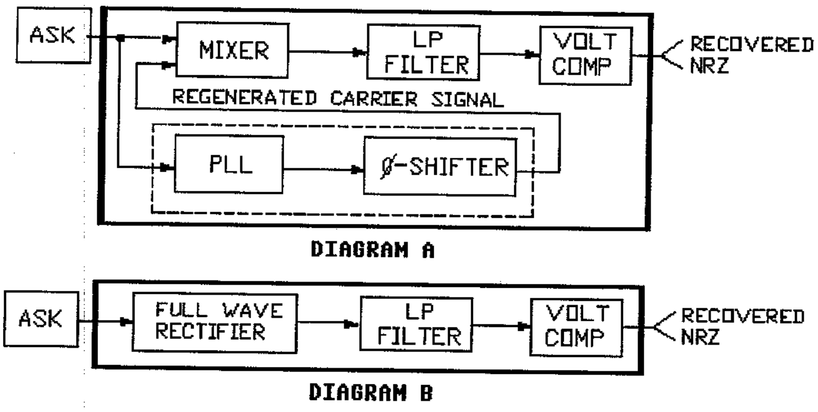
วัตถุประสงค์

เมื่อจบบทนี้เราสามารถอธิบายและสาธิตการตรวจจับสัญญาณ ASK จากชุดทดลอง

ข้อศึกษา



การตรวจจับสัญญาณหรือการดีมอดูเลท คือ กระบวนการกู้ข้อมูลดิจิตอลจากสัญญาณที่ถูกมอดูเลท การเปลี่ยนแปลงแอมปลิจูดในสัญญาณ ASK จะถูกตรวจจับเพื่อแปลงเป็นสัญญาณ NRZ



สัญญาณ ASK สามารถดีมอดูเลทได้ทั้งแบบ asynchronous หรือแบบ synchronous

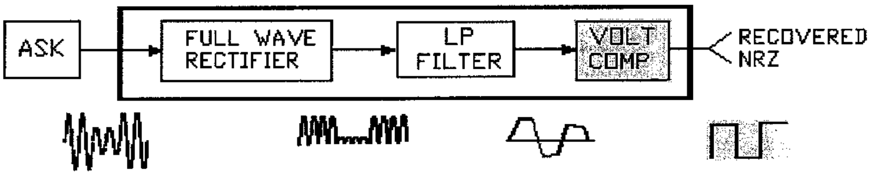
1. ไดอะแกรมในข้อใดแสดงการตรวจจับแบบ asynchronous?

   ก. a ข. b

2. การที่ถูกเรียกว่าดีมอดูเลชั่นแบบ asynchronous เป็นเพราะว่าวงจรตรวจจับเป็นอย่างไร?

   ก. ไม่มีการกู้สัญญาณพาห์เดิมกลับมา

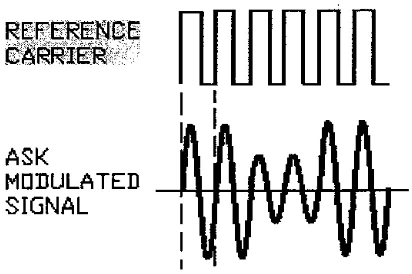
   ข. มีการกู้สัญญาณพาห์เดิมกลับมา

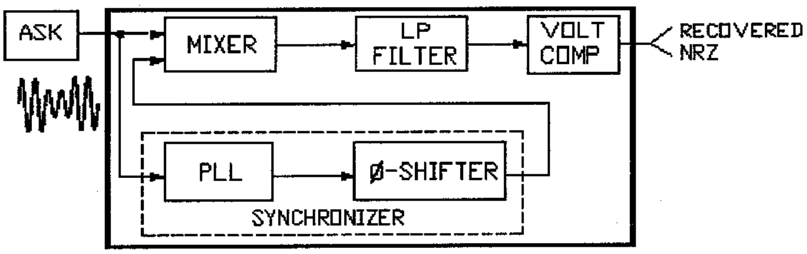


วงจร asynchronous detector ใช้

- full-wave rectifier เพื่อ rectify สัญญาณ ASK
- low-pass filter เพื่อทำให้สัญญาณจาก rectifier เรียบขึ้น
- voltage comparator เพื่อแปลงสัญญาณเอาท์พุทจาก low-pass filter เป็นสัญญาณ NRZ

synchronous detector กู้ข้อมูลดิจิตอล โดยใช้สัญญาณพาห์อ้างอิงที่มีความถี่และเฟสตรงกันกับสัญญาณพาห์เดิมที่อยู่ในสัญญาณ ASK

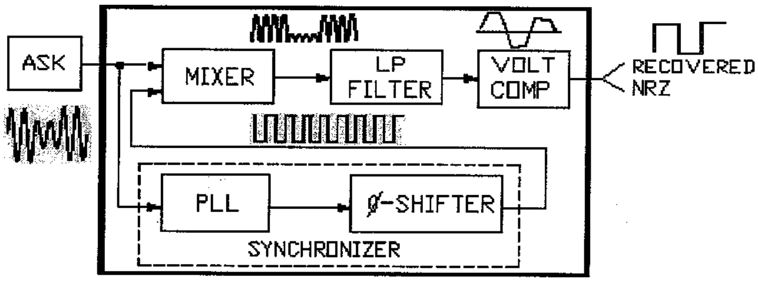




synchronous detector สร้างสัญญาณพาห์ที่เหมือนกันกับสัญญาณพาห์เดิม

3. วงจรใดกู้สัญญาณพาห์กลับมาจากสัญญาณ ASK ?

ก. MIXER ข. LP FILTER ค. SYNCRONIZER ง. VOLT COMP



สัญญาณพาห์ที่ถูกสร้างขึ้นใหม่และสัญญาณ ASK จะป้อนเข้าที่ mixer

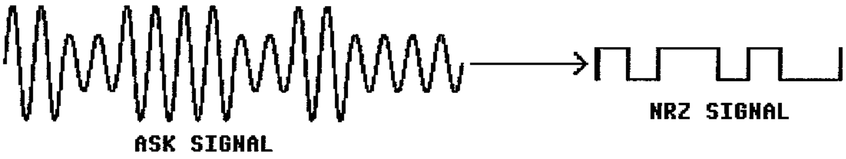
เอาท์พุทของ MIXER มีการเปลี่ยนแปลงแอมปลิจูดด้วยความถี่สองเท่าของสัญญาณพาห์

LP FILTER และ VOLT COMP เป็นวงจรที่เหมือนกับที่อยู่ใน asynchronous detector

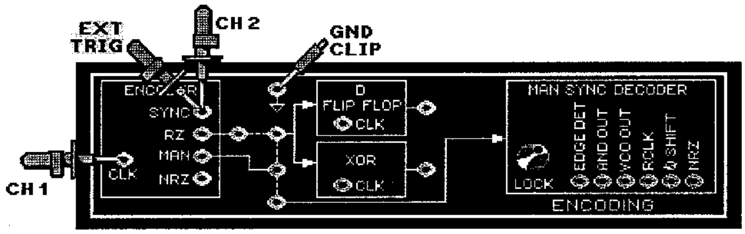
low-pass filter ทำให้สัญญาณจาก mixer เรียบขึ้น

voltage comparator แปลงสัญญาณเอาท์พุทจาก low-pass filter เป็นสัญญาณ NRZ

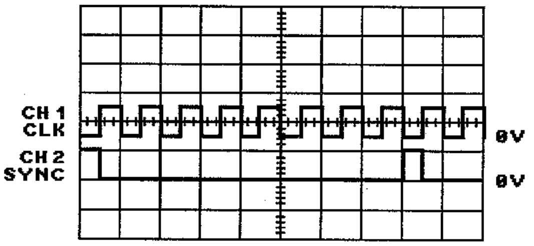
ขั้นตอนการทดลอง



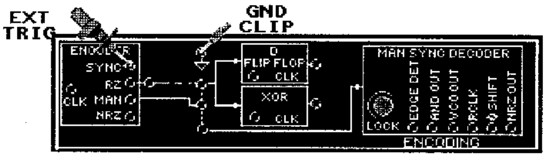
ในขั้นตอนนี้ เราสามารถใช้วงจร asynchronous detector ดีมอดูเลทสัญญาณ ASK โดยสังเกตผลจากออสซิลสโคป



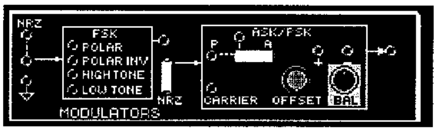
1. ในบล็อกวงจร ENCODER, ต่อโพรบ CH 1 ที่ CLK และต่อโพรบ CH 2 ที่ SYNC
2. ต่อโพรบ EXT ที่ SYNC
3. ตั้งค่า CH 1 และ CH 2 เป็น 5 V/DIV และตั้ง sweep ไปที่ 0.5 ms/DIV โดย trigger ที่ค่าบวกของ EXT



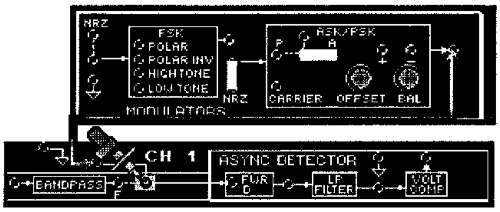
4. ปรับค่า TIME/DIV ให้ 1 คาบเวลาของสัญญาณ sync เท่ากับ 8 ช่อง โดยแต่ละเซนติเมตรแทนสัญญาณนาฬิกา 1 ลูก หรือ 1 bit time



5. ถอดโพรบ CH 1 และ CH 2 ออก แต่ยังคงสายโพรบ EXT ไว้เพื่อทำการ Trigger ซึ่งใช้ตลอดแบบฝึกหัดนี้



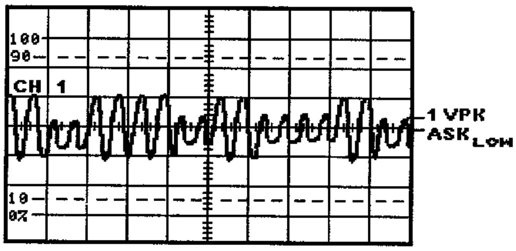
6. ในบล็อกวงจร ASK/PSK ให้เสียบตัวต่อ 2 ขาเพื่อเลือก ASK modulator
ให้เสียบตัวต่อ 2 ขาต่อสัญญาณ NRZ
ให้หมุนปุ่ม OFFSET ทวนเข็มนาฬิกาจนสุดและปรับปุ่ม BALไว้ตรงกลาง

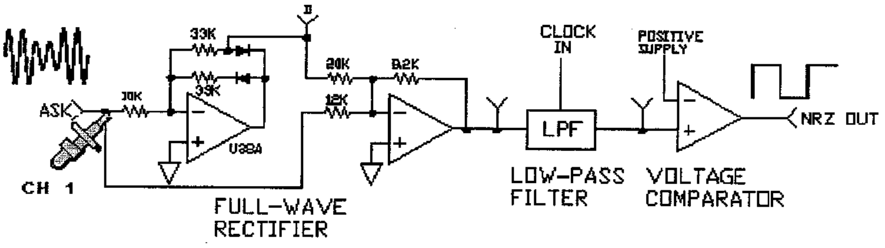


7. ให้ต่อสายจากเอาท์พุทของบล็อก ASK/PSK ไปยังอินพุทของ ASYNC DETECTOR ต่อมาให้ต่อโพรบ CH 1 ไปยังอินพุทของ asynchronous detector และให้ตั้งค่าของสโคปเป็น 2 V/DIV

8. ค่อยๆ หมุนปุ่ม OFFSETตามเข็มนาฬิกาช้าๆ
เพื่อให้ได้สัญญาณ ASK

ASK_{Low} = 1 V_{pk}





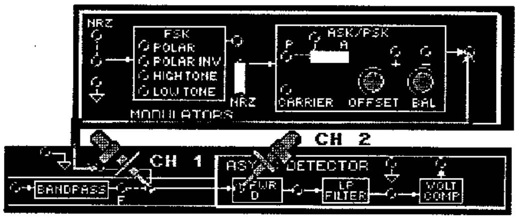
Help 5-10

วงจรอย่างง่ายของ asynchronous detector ในบล็อก ASYNC DETECTOR แสดงดังรูป

การเปลี่ยนแปลงแอมปลิจูดของสัญญาณ ASK ที่รับเข้ามา (CH 1) จะถูกตรวจจับโดยวงจร asynchronous detector เพื่อแปลงเป็นสัญญาณ NRZ กลับดังเดิม

ส่วนประกอบที่สำคัญของ asynchronous detector มีดังนี้

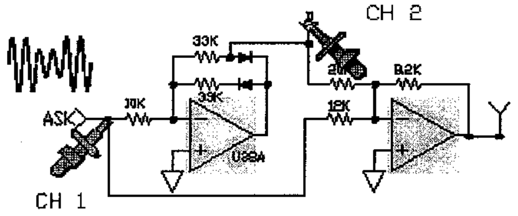
- full-wave rectifier
- low-pass filter
- voltage comparator



9. ให้ต่อโพรบ CH 2 เข้าที่ตำแหน่ง D ของชุด full-wave rectifier (FWR) **Help 5-11**

ตั้งระดับอ้างอิงของกราวด์ของทั้ง 2 ช่อง และตั้ง vertical coupling เป็นแบบ dc

ตั้งค่า CH 1 และ CH 2 เป็น 2 V/DIV



FWR ประกอบด้วย op amp 2 ตัว

10. เปรียบเทียบสัญญาณอินพุท (CH 1) และสัญญาณเอาท์พุท (CH 2) ของ op amp ตัวแรก

op amp ตัวนี้ทำหน้าที่อะไร ?

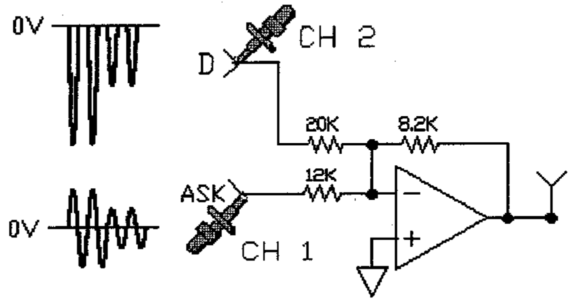
ก. full-wave rectifier

ข. half-wave rectifier

op amp ตัวที่สองทำหน้าที่เป็นวงจรรวมสัญญาณซึ่งสามารถปรับสัญญาณอินพุท 2 ตัวก่อนการรวมสัญญาณ

สัญญาณเอาท์พุทจากวงจร half-wave rectifier (CH 2) ถูกต่อเป็นสัญญาณอินพุทตัวหนึ่งของวงจรรวมสัญญาณที่ปรับได้ (scaling summer)

สัญญาณอินพุทอีกตัวหนึ่งคือสัญญาณ ASK (CH 1)



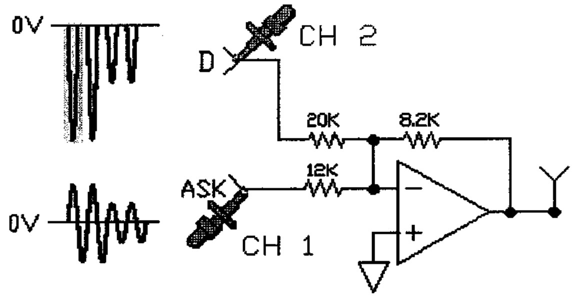
เอาท์พุทของ scaling summer เท่ากับ

V_{out} = $-8.2\ k\Omega \times [\ V_D / 20k\Omega + V_{ASK} / 12k\Omega\ ]$

11. เปลี่ยน sweep เป็น 0.1 ms/DIV

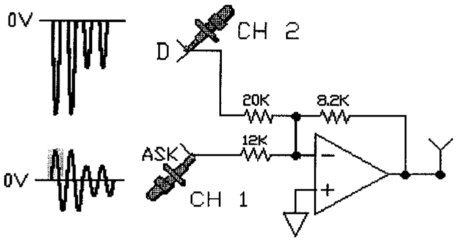
ให้วัดแอมปลิจูด negative peak ตัวที่มีค่ามากของ V_D (CH 2)

V_D = ……………..V_{pk}

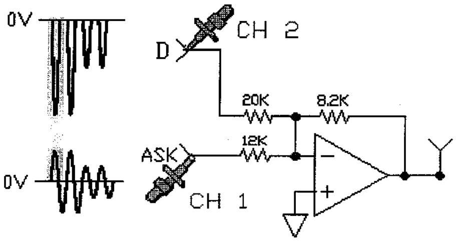


12. วัดแอมปลิจูด positive peak ตัวที่มีค่ามากของ V_{ASK} (CH 2)

V_{ASK} = ...V_{pk}

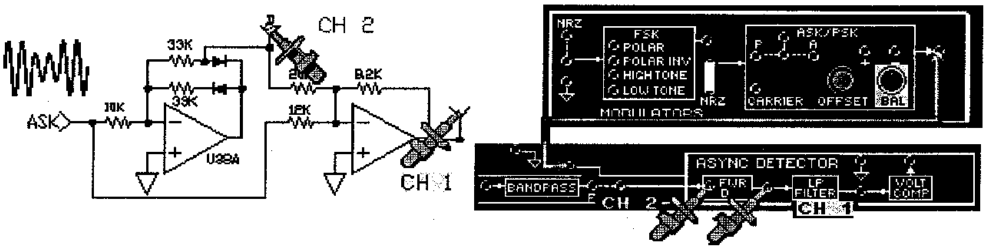


13. ใช้ค่า V_D , V_{ASK} ในการคำนวณ
ค่าเอาท์พุทของ scaling summer

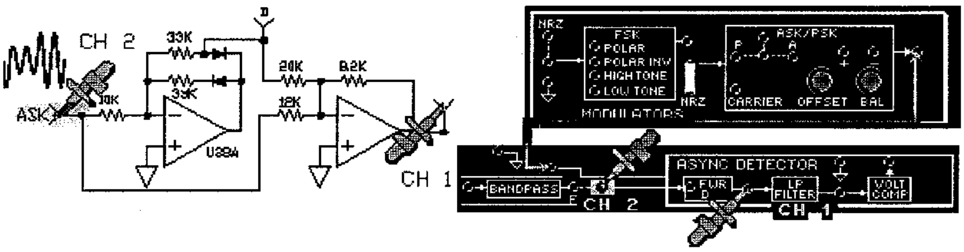


V_{out} = $-8.2\ k\Omega \times [\ V_D/20k\Omega + V_{ASK}/12k\Omega\ ]$

V_{out} = ...V_{pk}



14.ให้ย้ายโพรบ CH1 ไปที่ตำแหน่งเอาท์พุทของ scaling summer
ปรับปุ่ม BAL ในวงจร MODULATORS ให้ได้ peak เท่ากัน
สัญญาณเอาท์พุทระหว่าง Negative Peak ตัวที่มีค่ามากของ V_D (CH 2) มีค่าเป็นบวกและเท่ากับ
ค่าที่ได้จากคำนวณคือค่าประมาณ .... V_{pk}



15. ให้ย้ายโพรบ CH 2 ไปที่ตำแหน่งอินพุทของ FWR และปรับ sweep เป็น 0.5 ms/DIV

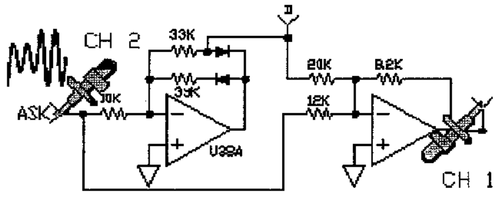
16. สังเกตสัญญาณอินพุท (CH 2) และสัญญาณเอาท์พุท (CH 1)

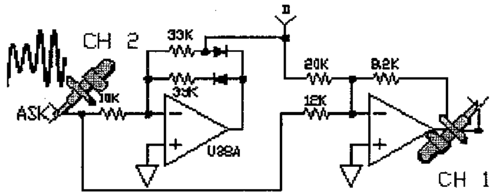
เอาท์พุทจากวงจร FWR คืออะไร ?

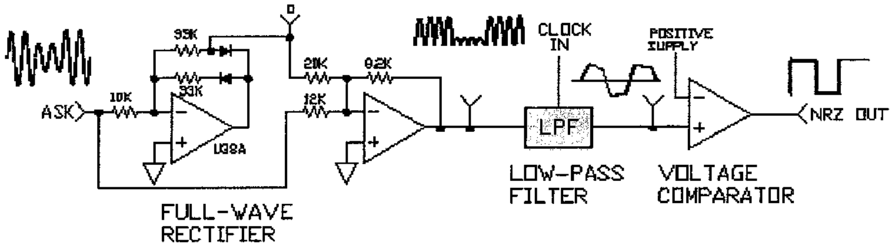
ก. positive dc peak ที่เปลี่ยนแปลงด้วยความถี่สองเท่าของคลื่นพาห์ของสัญญาณ ASK

ข. positive dc peak ที่เปลี่ยนแปลงด้วยความถี่เท่ากันกับคลื่นพาห์ของสัญญาณ ASK

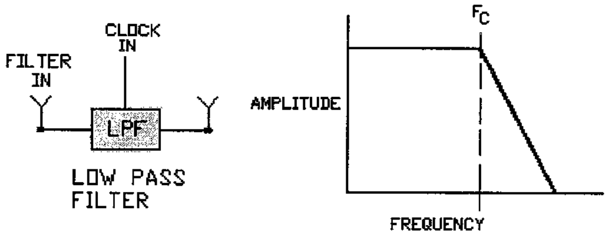
ค. negative dc peak ที่เปลี่ยนแปลงด้วยความถี่สองเท่าของคลื่นพาห์ของสัญญาณ ASK



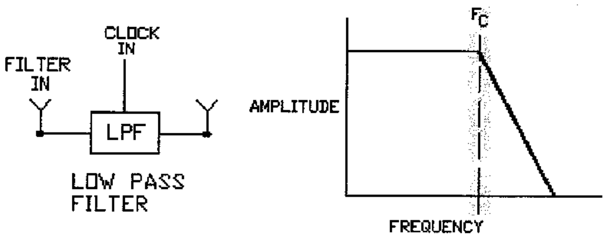




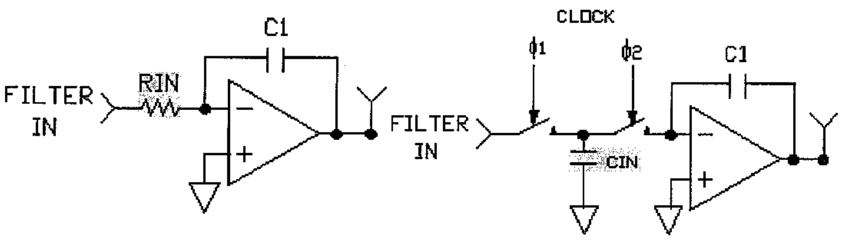
สัญญาณเอาท์พุทของ FWR จะเป็นอินพุทของวงจร LOW PASS FILTER (LPF) LPF จะปรับ dc peak เป็นระดับแรงดันที่แทนข้อมูล NRZ เดิม



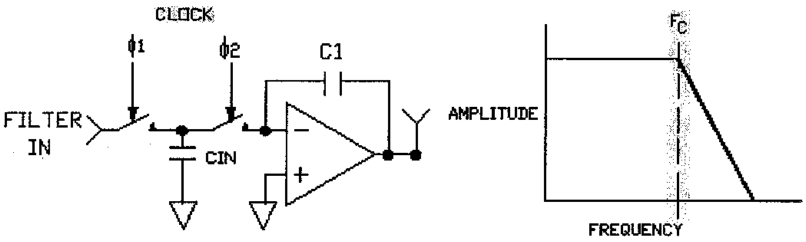
บล็อกวงจร LPF เป็นไอซีตัวหนึ่งซึ่งมีอัตราขยายเป็นหนึ่งและเรียกว่า switch -capacitor low-pass filter



เทคนิค switch -capacitor จะไม่ใช้อุปกรณ์ภายนอกแต่สามารถปรับความถี่ cutoff (f_C) ได้โดยสัญญาณนาฬิกาที่จูนได้



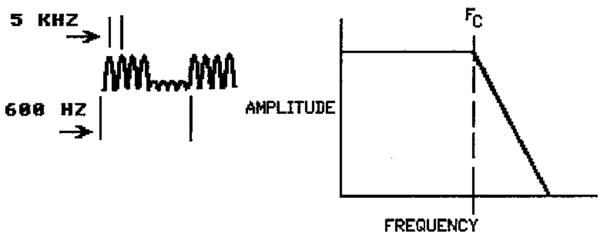
active LPF มาตรฐานทั่วไปจะใช้ตัวต้านทาน แต่ switch -capacitor LPF จะใช้ตัวเก็บประจุซึ่งจะถูกสวิทช์ที่ความถี่สัญญาณนาฬิกา



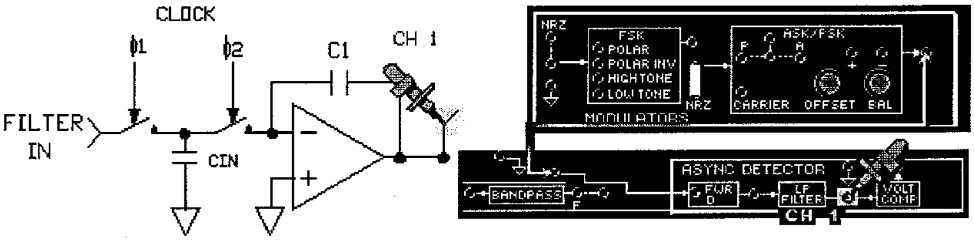
ความถี่ cutoff (f_C) ที่จูนได้มีค่าเท่ากับความถี่สัญญาณนาฬิกา (f_{CLK}) หารด้วย 50

17. จงหาความถี่ cutoff (f_C) เมื่อความถี่สัญญาณนาฬิกาเท่ากับ 76.8 kHz

f_C = f_{CLK} / 50 = ...kHz



เมื่อความถี่ cutoff (f_C) เป็น 1.5 kHz, องค์ประกอบความถี่สูง (5 kHz) ของสัญญาณที่ผ่านการ rectified จะถูกกำจัดออก ในขณะที่กรอบสัญญาณ (600 Hz) จะผ่านไปที่เอาท์พุทของวงจรกรองความถี่



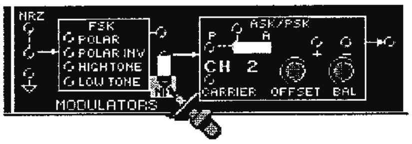
18. ต่อโพรบ CH 1 เข้าที่ตำแหน่งเอาท์พุทของ LP FILTER ตอนนี้ CM จะถูกกระตุ้น ซึ่งเราสามารถ on และ off CM ได้โดยการคลิกปุ่ม CM

ขณะที่สังเกตสัญญาณเอาท์พุท (CH 1) ให้ off และ on CM เพื่อเปลี่ยนความถี่ของสัญญาณนาฬิกาที่ควบคุม switched - capacitor filter

19. ขณะที่ CM on, ความถี่ cutoff (fc) ของ switched - capacitor filter เป็นอย่างไร ?

ก. เพิ่มขึ้น

ข. ลดลง

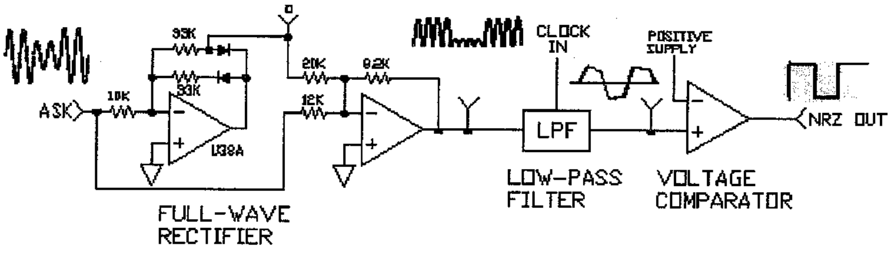


20. ต่อโพรบ CH 2 เข้าที่ตำแหน่ง NRZ เดิม ในบล็อกวงจร MODULATORS

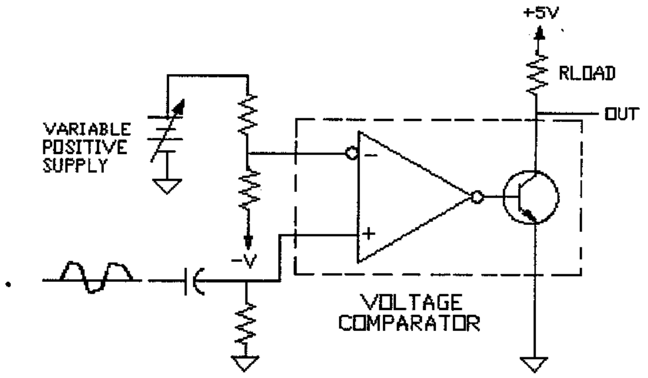
21. สัญญาณ NRZ เดิม (CH 2) และสัญญาณ NRZ ที่กู้กลับมา (CH 1) มีระดับแรงดันเท่ากันใช่หรือไม่?

ก. ใช่ **Help 5-12**

ข. ไม่ใช่



สัญญาณเอาท์พุทของ LP FILTER จะเป็นสัญญาณอินพุทของ voltage comparator (VOLT COMP) voltage comparator จะสร้างสัญญาณ NRZ ที่มีระดับลอจิกเป็น 5 V



วงจรอย่างง่ายของ voltage comparator ในบล็อก VOLT COMP แสดงดังรูป
แรงดันอ้างอิงสร้างจากชุดจ่ายไฟบวกซึ่งจะป้อนเข้าที่ขาลบของ comparator
เอาท์พุทจาก LP FILTER ถูกป้อนเข้าที่ขาบวกของ comparator

เอาท์พุทของ voltage comparator จะเป็น 0 V สำหรับลอจิก low เมื่อสัญญาณจาก low-pass filter ต่ำกว่าแรงดันอ้างอิง

เอาท์พุทของ voltage comparator จะเป็น 5 V สำหรับลอจิก high เมื่อสัญญาณจาก low-pass filter สูงกว่าแรงดันอ้างอิง

เอาท์พุทของ voltage comparator (OUT) คือลอจิก high, สถานะของ output transistor จะเป็นอย่างไร?

ก. on ข off

ย้ายโพรบ CH 1 ไปที่ตำแหน่งเอาท์พุทของบล็อกวงจร VOLT COMP

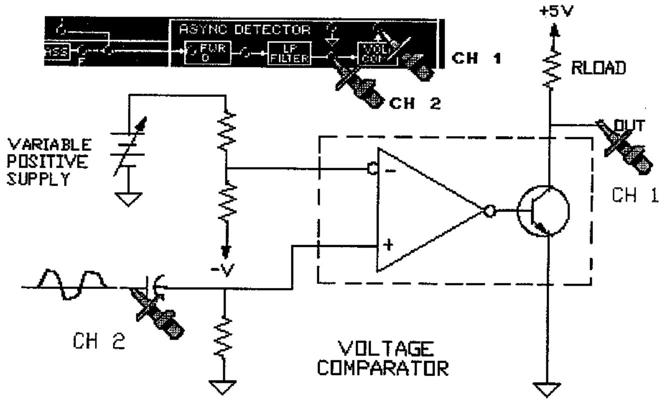
ทำการปรับไฟบวกของ base unit ไปในทิศทางทวนเข็มนาฬิกาจนกระทั่งสัญญาณเอาท์พุทจาก voltage comparator เหมือนกันกับสัญญาณ NRZ ที่แสดงบน CH 2

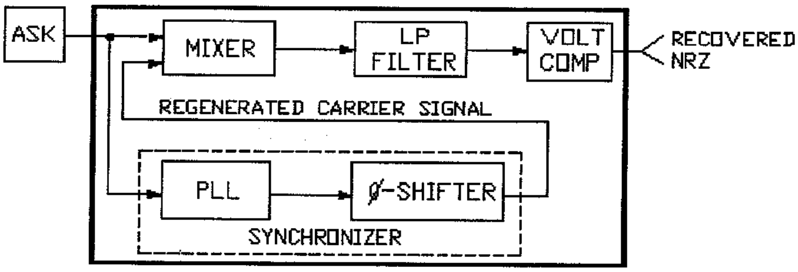
22. ให้ย้ายโพรบ CH 2 ไปที่ตำแหน่งอินพุทของ ของบล็อกวงจร VOLT COMP

23. voltage comparator สร้างสัญญาณที่มีระดับลอจิกเป็น 5 V ใช่หรือไม่?

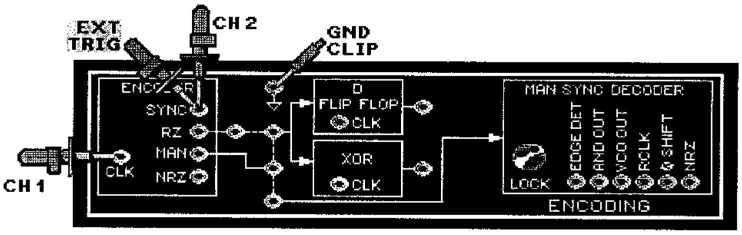
ก. ใช่

ข. ไม่ใช่

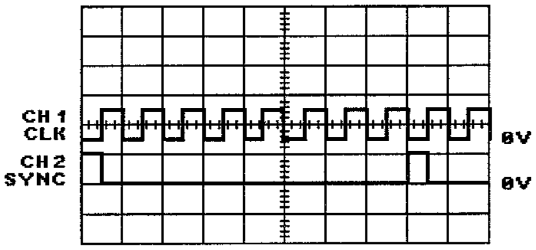




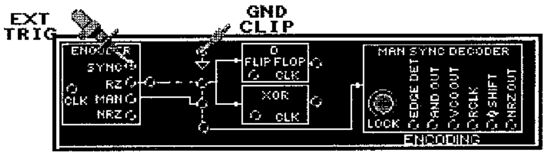
ในขั้นตอนนี้ เราจะใช้วงจร synchronous detector ดีมอดูเลทสัญญาณ ASK โดยเราสามารถดูผลได้จากออสซิลโลสโคป



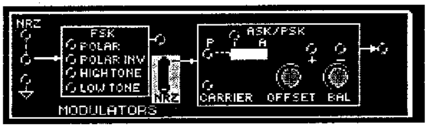
24. ในบล็อกวงจร ENCODER, ต่อโพรบ CH 1 ที่ CLK และต่อโพรบ CH 2 ที่ SYNC
25. ต่อโพรบ EXT ที่ SYNC
26. ตั้งค่า CH 1 และ CH 2 เป็น 5 V/DIV และตั้ง sweep ไปที่ 0.5 ms/DIV โดย trigger ที่ค่าบวกของ EXT



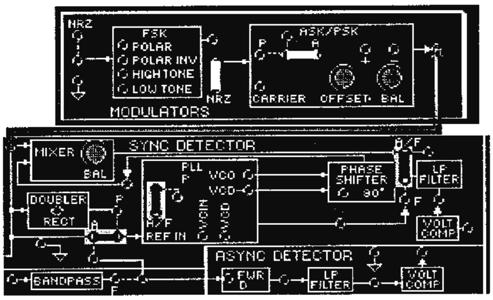
27. ปรับค่า TIME/DIV ให้ 1 คาบเวลาของสัญญาณ sync เท่ากับ 8 ช่อง โดยแต่ละเซนติเมตรแทนสัญญาณนาฬิกา 1 ลูก หรือ 1 bit time



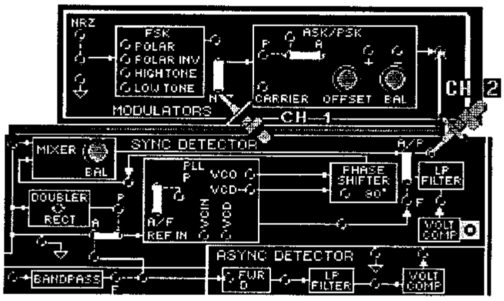
28. ถอดโพรบ CH 1 และ CH 2 ออก แต่ยังคงสายโพรบ EXT ไว้เพื่อทำการ Trigger ซึ่งใช้ตลอดแบบฝึกหัดนี้



29. ในบล็อกวงจร ASK/PSK ให้เสียบตัวต่อ 2 ขาเพื่อเลือก ASK modulator
ให้เสียบตัวต่อ 2 ขาต่อสัญญาณ NRZ
ให้หมุนปุ่ม OFFSET ทวนเข็มนาฬิกาจนสุดและปรับปุ่ม BALไว้ตรงกลาง

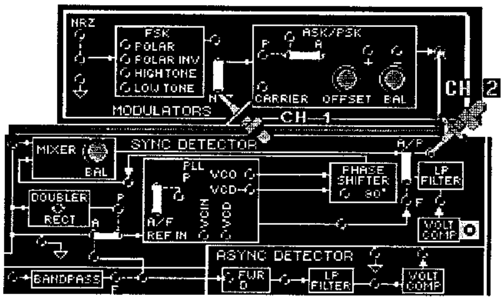


30. ต่อสายจากเอาท์พุทของวงจร ASK/PSK ไปที่อินพุทของวงจร SYNC DETECTOR
31. จากชุดวงจร SYNC DETECTOR ให้ใช้ตัวต่อ 2 ขาจำนวน 3 ตัวต่อตามวงจรดังรูป



32. ให้ต่อโพรบ CH 1 เข้าที่อินพุทของ synchronous detector **Help 5-13**
33. บนบล็อกวงจร ASK/PSK ให้ทำการปรับปุ่ม OFFSET และปุ่ม BAL **Help 5-14**
    เพื่อให้ได้แอมปลิจูดขนาดเล็กของสัญญาณ ASK มีค่า 0.5 $V_{pk\text{-}pk}$

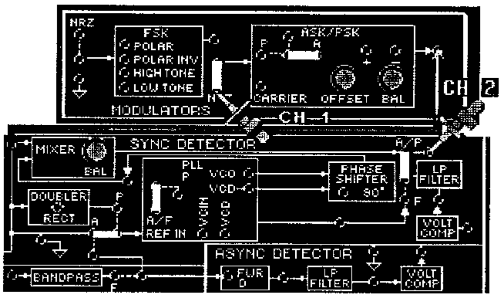
34. ย้ายโพรบ CH 1 ไปที่ตำแหน่ง NRZ และ
    โพรบ CH 2 ไปที่ตำแหน่ง A/P



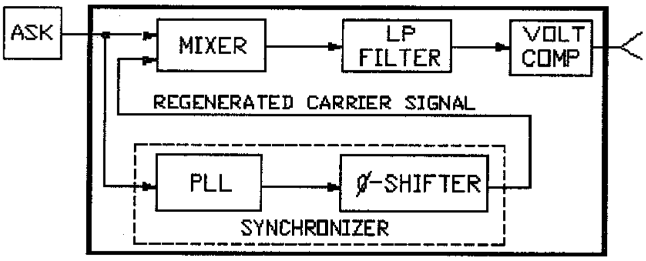
35. ทำการปรับปุ่ม BAL ในชุด MIXER
    ให้ได้รูปสัญญาณดังแสดงที่ Help 5-14

36. ย้าย โพรบ CH 2 ไปที่ตำแหน่งเอาท์พุท
    VOLT COMP ของ SYNC DETECTOR

    ปรับไฟลบของ base unit เพื่อกู้สัญญาณ NRZ
    จากสัญญาณเอาท์พุทของ SYNC DETECTOR



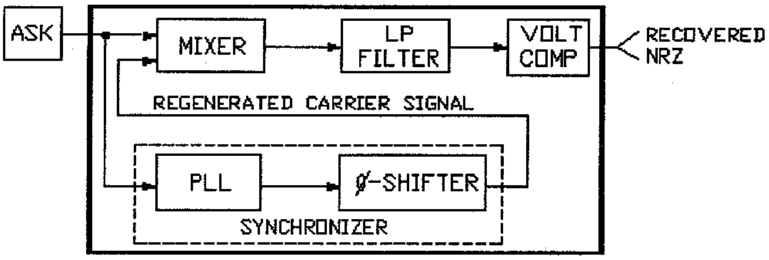
synchronous detector จะถูกล็อกกับสัญญาณ ASK ที่รับเข้ามา



นี่คือบล็อกไดอะแกรมของ SYNC DETECTOR ที่ต่อบนชุดทดลอง

การเปลี่ยนแปลงแอมปลิจูดของสัญญาณ ASK ที่เข้ามา ถูกตรวจจับโดยวงจร synchronous detector เพื่อกู้อะไรคืนมา ?

ก. สัญญาณพาห์ ข. สัญญาณ NRZ ค. สัญญาณ ASK

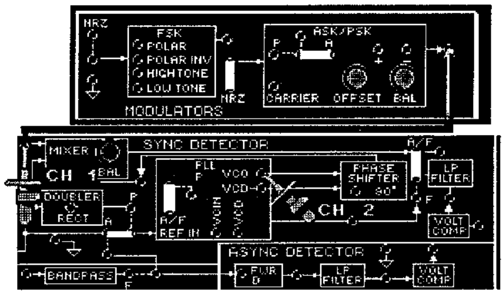


ส่วนประกอบที่สำคัญของ SYNC DETECTOR มีดังนี้

- synchronizer
- mixer
- low-pass filter
- voltage comparator

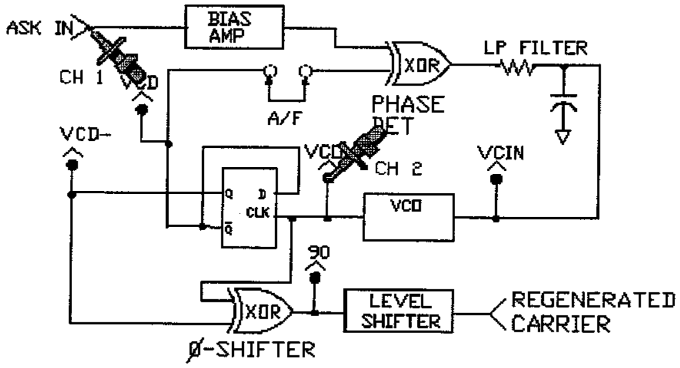
ใน synchronous detection, เครื่องรับจะกู้สัญญาณพาห์จากสัญญาณ ASK

วงจร synchronizer ใช้ phase-locked-loop (PLL) และ phase-shifter ในการสร้างสัญญาณพาห์ขึ้นมาใหม่



37. ย้ายโพรบ CH 1 ไปที่ตำแหน่งอินพุทของ SYNC DETECTOR เพื่อที่จะได้สังเกตสัญญาณ ASK ที่ป้อนเข้ามาและย้ายโพรบ CH 2 ไปที่ตำแหน่ง VCO

วงจรอย่างง่ายของ PLL synchronizer ที่อยู่บนบอร์ดทดลอง แสดงดังรูป



ในสภาวะล็อก,วงจร synchronizer สร้างความถี่ VCO ที่ sync กับสัญญาณ ASK ที่เป็นอินพุท

38. เปรียบเทียบความถี่ VCO (CH 2) กับความถี่พาห์ของ ASK (CH 1)

39. ความถี่ VCO มีค่าเป็นอย่างไร?

    ก. เท่ากับความถี่พาห์ของ ASK

    ข. สองเท่าของความถี่พาห์ของ ASK

สัญญาณ ASK IN ผ่านวงจร BIAS AMP ไปยังขาอินพุทข้างหนึ่งของ exclusive-or phase detector (PHASE DET)

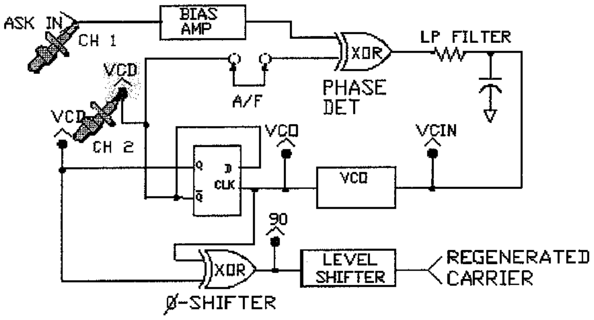
วงจร BIAS AMP แปลงสัญญาณ ASK เป็นระดับลอจิก +5V

40. อินพุทอีกข้างหนึ่งของ XOR phase detector คืออะไร ?

    ก. สัญญาณ VCD

    ข. สัญญาณ VCD-

    ค. สัญญาณ VCO



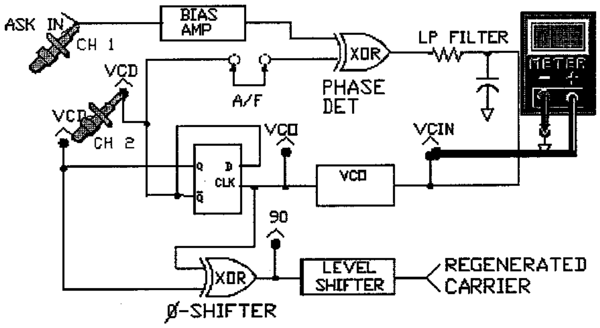
41. ย้ายโพรบ CH 2 ไปที่ตำแหน่ง VCD

42. ในสภาวะล็อก, สัญญาณอินพุททั้งสองของ XOR phase detector เป็นอย่างไร ?

    ก. เท่ากันทั้งความถี่และเฟส

    ข. ไม่เท่ากันทั้งความถี่และเฟส

    ค. ความถี่เท่ากันแต่เฟสไม่เท่ากัน



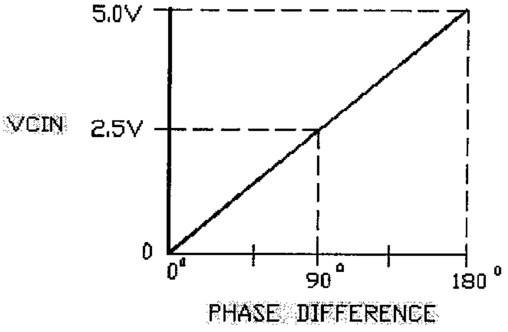
43. ให้ต่อ DMM ดังรูปพร้อมกับตั้งย่านการวัดไว้ที่ DC โดยต่อเข้ากับอินพุทของ VCO (VCIN)

แรงดันเฉลี่ยที่อินพุทของ VCO (VCIN) คือความต่างเฟสระหว่างสัญญาณอินพุททั้งสองของ phase detector

44. วัดค่าแรงดัน DC ที่อินพุทของ VCO

VCIN = ...Vdc

รูปกราฟจะแสดงค่าแรงดันเฉลี่ยที่ได้จากสัญญาณอินพุทของ VCO (VCIN) กับความต่างเฟสของสัญญาณอินพุทของ phase detector



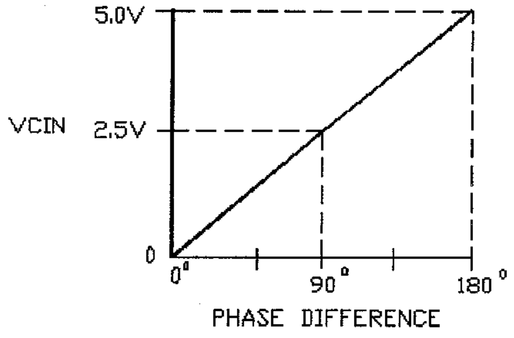
VCIN = 2.5 Vdc

45. ค่าของความต่างเฟสจากค่าของ VCIN ที่วัดได้ คืออะไร ?

ก. 0 องศา

ข. 90 องศา

ค. 180 องศา

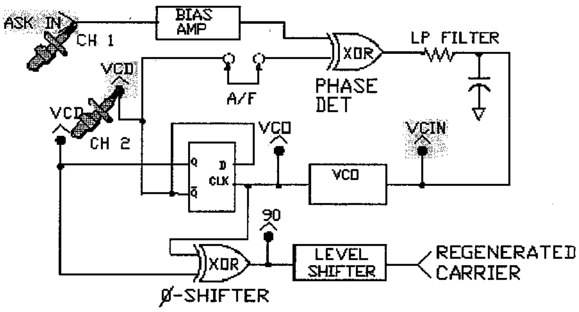


VCIN = 2.5 Vdc

46. ค่า VCIN จะเปลี่ยนแปลงหรือไม่ถ้าความถี่พาห์ของสัญญาณ ASK เพิ่มขึ้นหรือลดลงเล็กน้อย ?

ก. เปลี่ยน

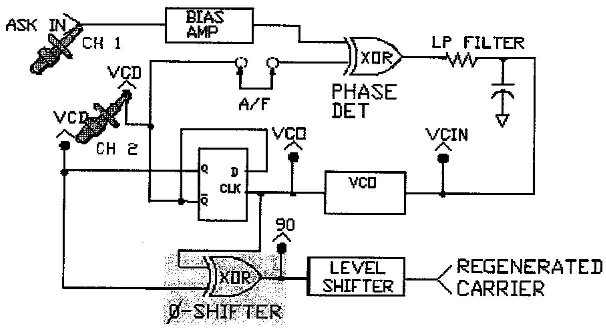
ข. ไม่เปลี่ยน



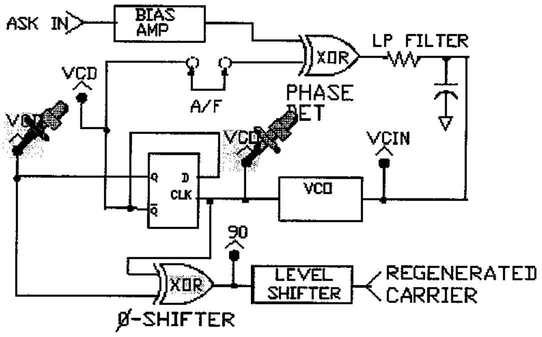
VCIN = 2.5 Vdc

ในสภาวะล็อก, วงจร PLL สร้างสัญญาณ VCD ขึ้นมาใหม่ซึ่งมีความถี่เท่ากับความถี่พาห์ของสัญญาณ ASKที่เข้ามา แต่มีเฟสเลื่อนไป 90 องศา

วงจร XOR ϕ-SHIFTER ทำหน้าที่กำจัดการเลื่อนเฟสเพื่อสร้างสัญญาณพาห์ขึ้นมาใหม่



47.ให้ถอด DMM ออก ย้ายโพรบ CH 1 ไปที่ VCO และโพรบ CH 2 ไปที่ VCD- **Help 5-16**



48. สังเกตและเปรียบเทียบสัญญาณอินพุททั้งสองของวงจร ϕ-SHIFTER

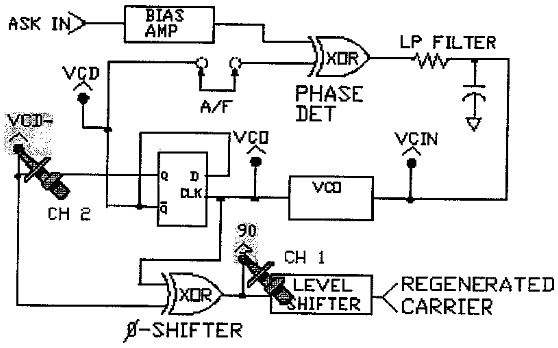
49. จากการทำงานของ XOR, ความถี่ของสัญญาณเอาท์พุทจะมีค่าเท่ากับความถี่ของสัญญาณอะไร ?

ก. สัญญาณ VCD-

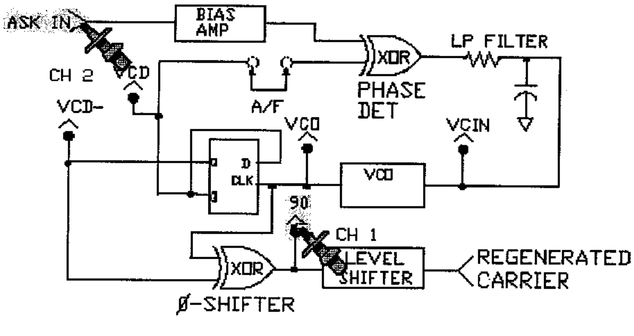
ข. สัญญาณ VCO

50. ย้ายโพรบ (CH 1) ไปที่ตำแหน่ง 90 องศาและเปรียบเทียบรูปคลื่น

หมายเหตุ รูปคลื่นที่ได้จาก CH 1 จะเลื่อนไป 90 องศา จากรูปคลื่น VCD- (CH 2)



Help 5-17

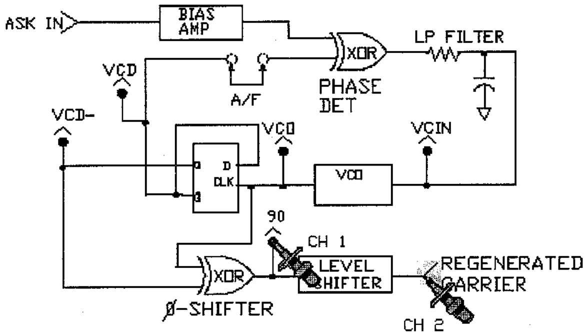


51. ย้ายโพรบ CH 2 ไปที่ตำแหน่ง ASK IN **Help 5-18**

เอาท์พุทของ PHASE SHIFTER จะมีความถี่เท่ากันและ

ก. มีเฟสเดียวกันกับสัญญาณพาห์ ASK (CH 2)

ข. มีเฟสต่างกันกับสัญญาณพาห์ ASK (CH 2)

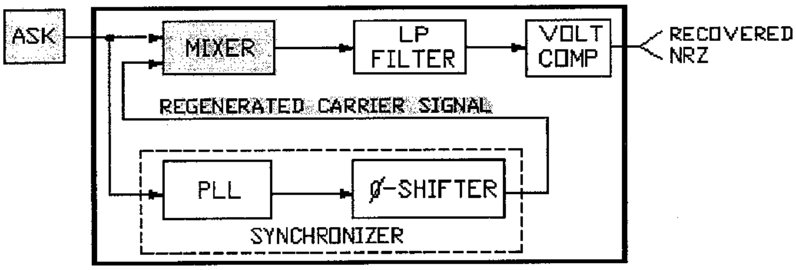


Help 5-19

52. ย้ายโพรบ CH 2 ไปที่ตำแหน่งเอาท์พุทของวงจร synchronizer และตั้ง CH 2 เป็น 100mV/DIV

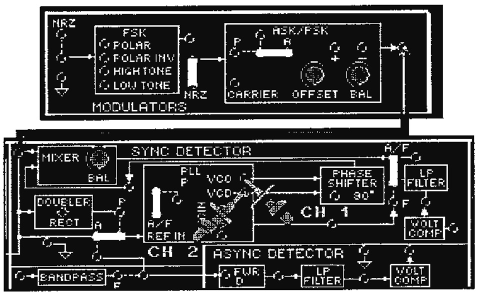
53. วงจร LEVEL SHIFTER .ใช้ในการกลับสัญญาณใช่หรือไม่ ? **Help 5-20**

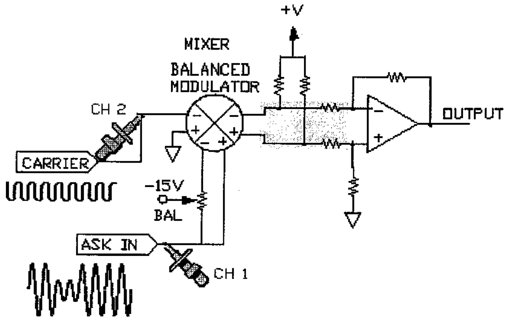
ก. ใช่ ข. ไม่ใช่



สัญญาณพาห์ที่ถูกสร้างขึ้นใหม่และสัญญาณพาห์ของ ASK ถูกป้อนเข้าสู่ mixer

54. ย้ายโพรบ CH 1 ไปที่ตำแหน่งอินพุท ของ ASK และโพรบ CH 2 ต่อเข้ากับ ขาที่เหลือของ MIXER ตั้ง sweep เป็น 0.2 ms/DIV



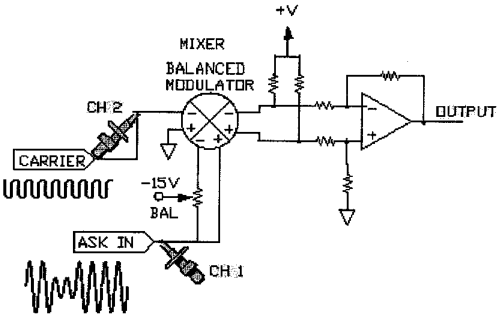


วงจรอย่างง่ายของ MIXER แสดงดังรูป สัญญาณเอาท์พุทจาก BALANCED MODULATOR จะถูกขยายความแตกต่างโดย op-amp เพื่อเพิ่มอัตราขยายของวงจร

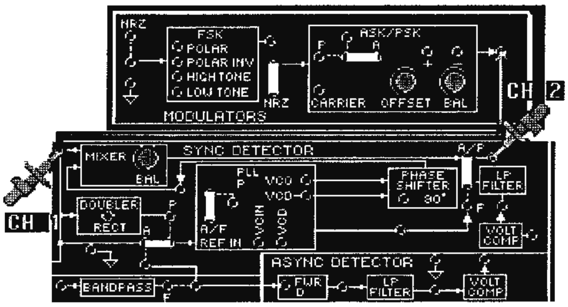
mixer คือ balance modulator ซึ่งสัญญาณเอาท์พุทจะประกอบด้วยความถี่ผลรวมและความถี่ผลต่าง

แอมปลิจูดของสัญญาณเอาท์พุทเป็นฟังก์ชันของผลคูณระหว่างแอมปลิจูดของสัญญาณอินพุททั้งสอง

55. ความถี่อะไรที่จะได้จากเอาท์พุทของมอดูเลเตอร์ ?
   ก. ความถี่ผลต่างของสัญญาณ 2 ตัว
   ข. ความถี่ผลรวมของสัญญาณ 2 ตัว
   ค. ความถี่ผลรวมและความถี่ผลต่าง
   ของสัญญาณ 2 ตัว

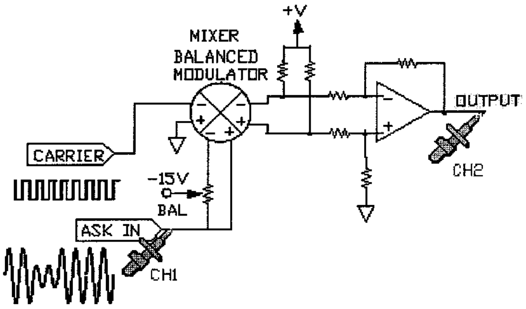


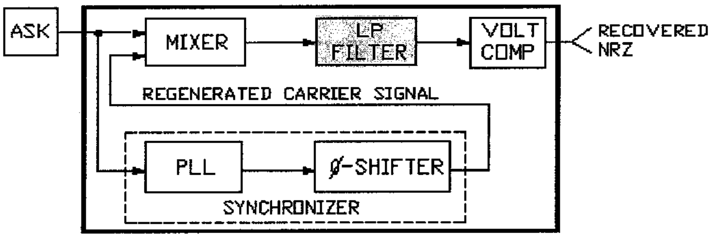
56. แอมปลิจูดของสัญญาณเอาท์พุทจะเป็นอย่างไร ?
   ก. คงที่
   ข. เปลี่ยนแปลงตามสัญญาณ ASK



57. ย้ายโพรบ CH 2 ไปที่ตำแหน่งเอาท์พุทของ MIXER ตั้งค่า CH 2 เป็น 2 V/DIV และ sweep เป็น 0.2 ms/DIV

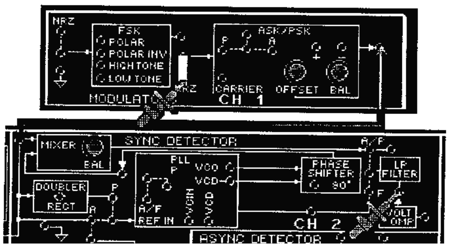
58. สัญญาณเอาท์พุทมีรูปร่างเหมือนกับสัญญาณอะไร ?
   ก. สัญญาณ half- wave rectified
   สัญญาณ full-wave rectified





เอาท์พุทจาก MIXER จะป้อนเข้าที่วงจร low-pass filter (LP FILTER)

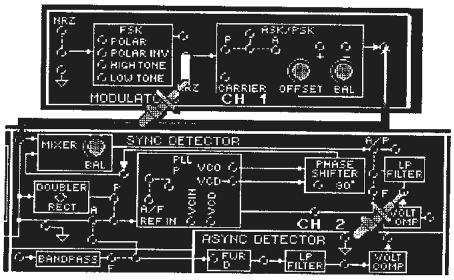
59. ย้ายโพรบ CH 1 ไปที่ตำแหน่ง NRZ และ
โพรบ CH 2 ไปที่ตำแหน่งเอาท์พุทของ
LP FILTER ตั้งค่า CH 2 ไปที่ 200mv/DIV

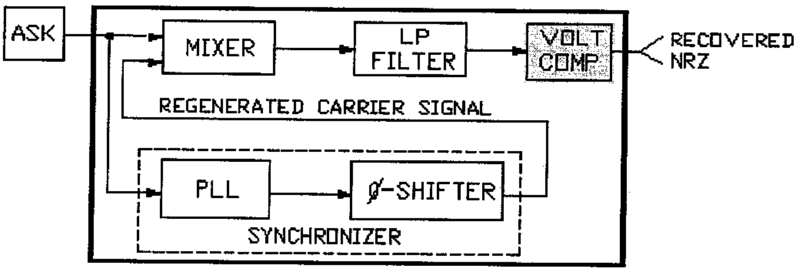


Help 5-21

60. LP FILTER ปรับ DC peak จาก MIXER เปลี่ยนเป็นระดับสัญญาณที่ใช้แทนข้อมูล NRZ ใช่หรือไม่ ?

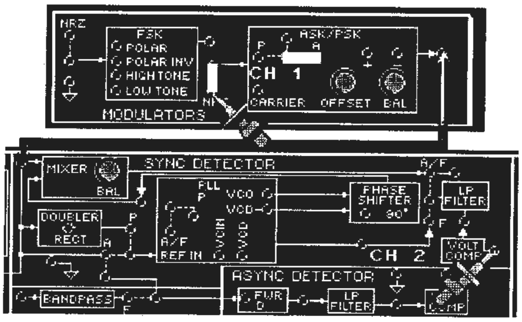
ก. ใช่ ข. ไม่ใช่





เอาท์พุทจาก LP FILTER จะป้อนเข้า voltage comparator (VOLT COMP)

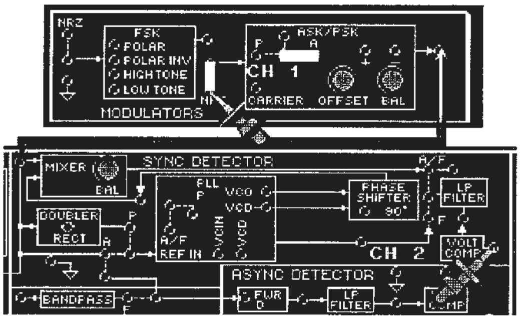
61. ย้ายโพรบ CH 2 ไปที่เอาท์พุทของ voltage comparator **Help 5-23**



voltage comparator แปลงข้อมูล NRZ
จาก LP FILTER เป็นสัญญาณแบบใด ?

ก. สัญญาณ polar

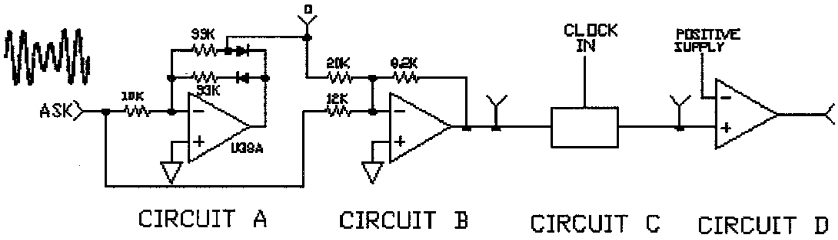
ข. สัญญาณ unipolar



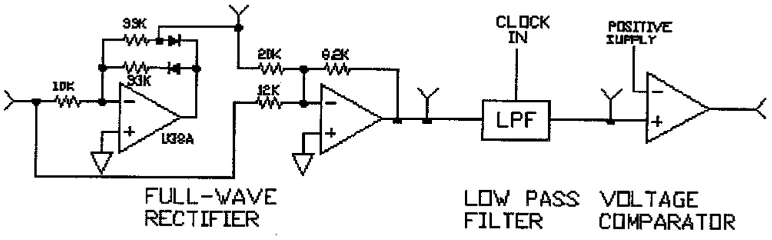
สรุป

- สัญญาณ ASK สามารถดีมอดูเลทได้ทั้งแบบ asynchronous หรือ synchronous
- การตรวจจับแบบ asynchronous มีความซับซ้อนน้อยกว่าแบบ synchronous เพราะไม่ต้องใช้คลื่นพาห์อ้างอิงในการกู้ข้อมูลดิจิตอลกลับมา
- การตรวจจับแบบ synchronous ใช้สัญญาณพาห์อ้างอิงที่มีความถี่และเฟสเหมือนกับสัญญาณพาห์ ASK
- asynchronous detector ประกอบด้วย full-wave rectifier, low-pass filter, และ voltage comparator
- synchronous detector ประกอบด้วย synchronizer, mixer, low-pass filter, และ voltage comparator
- ในวงจร balanced modulator mixer, ความถี่เอาท์พุทเท่ากับผลรวมของสัญญาณอินพุททั้งสองเมื่อสัญญาณทั้งสองมีเฟสและความถี่เท่ากัน

คำถามทบทวน



1. ใน ASK asynchronous detector, เอาท์พุทของวงจรใดเป็น dc peak ที่เปลี่ยนแปลงด้วยความถี่ 2 เท่าของความถี่พาห์ ASK ?
   ก. วงจร A
   ข. วงจร B
   ค. วงจร C
   ง. วงจร D

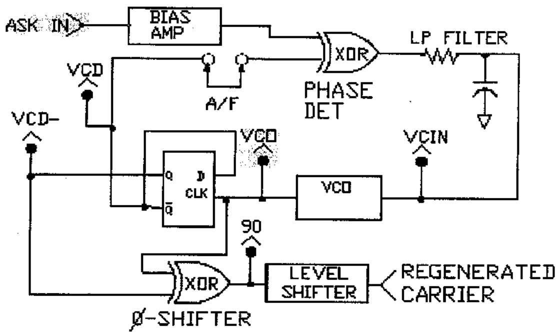


2. ใน ASK asynchronous detector, สัญญาณเอาท์พุทของ low-pass filter คืออะไร?
   ก. สัญญาณพาห์ ASK
   ข. สัญญาณพาห์ที่ถูกสร้างขึ้นใหม่

ค. สัญญาณ full-wave rectifier

ง. สัญญาณ NRZ ที่กู้กลับมา

3. เมื่อวงจร synchronous อยู่ในสภาวะล็อก, วงจร PLL ผลิตความถี่ VCO ที่มีลักษณะอย่างไร ? **Help 5-24**



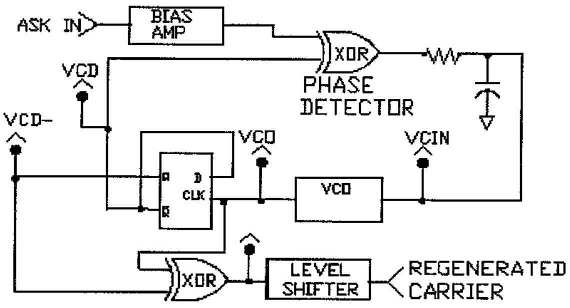
ก. ความถี่เท่ากันกับความถี่พาห์ ASK

ข. เฟสเดียวกันกับความถี่พาห์ ASK

ค. ความถี่เป็น 2 เท่าของความถี่พาห์ ASK

ง. ไม่ sync กับความถี่พาห์ ASK

4. เมื่อ ASK synchronous detector อยู่ในสภาวะเฟสล็อก, สัญญาณอินพุททั้งสองของ phase detector มีลักษณะอย่างไร ? **Help 5-25**



ก. เท่ากันทั้งความถี่และเฟส

ข. ความถี่เท่ากันแต่เฟสต่างกัน 90 องศา

ค. ความถี่ไม่เท่ากัน

ง. ความถี่เท่ากันแต่เฟสต่างกัน 180 องศา

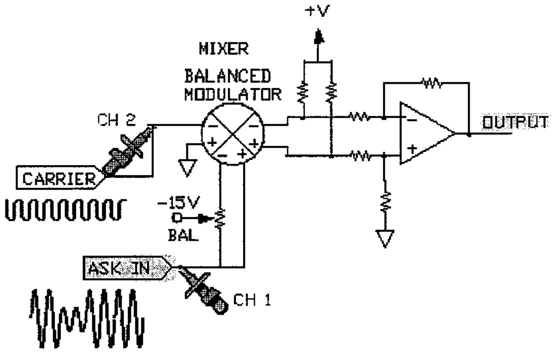
5. วงจรอย่างง่ายของ mixer ใน synchronous detector แสดงดังรูป ความถี่เอาท์พุทมีค่าเท่าไรเมื่อความถี่พาห์ที่ ASK IN เท่ากับ 3 kHz ? **Help 5-26**

ก. 3 kHz

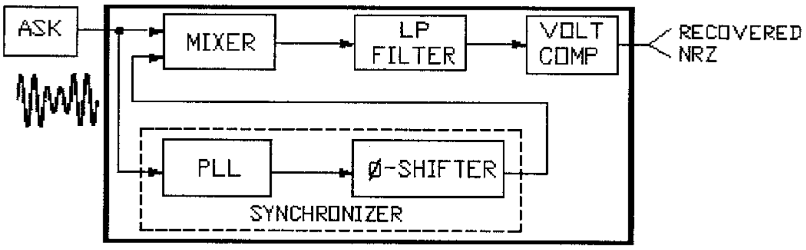
ข. 1.73 kHz

ค. 6 kHz

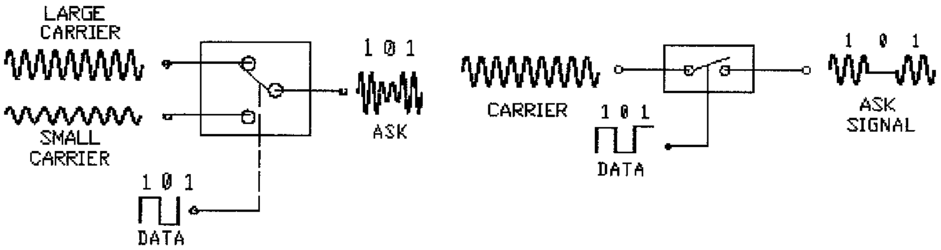
ง. 9 MHz



1. การเปลี่ยนแปลงอะไรที่ถูกตรวจจับในสัญญาณ ASKเพื่อที่จะกู้ข้อมูลเดิมกลับมา ?
   ก. เฟส
   ข. ความถี่
   ค. แอมปลิจูด
   ง. ความถี่และแอมปลิจูด

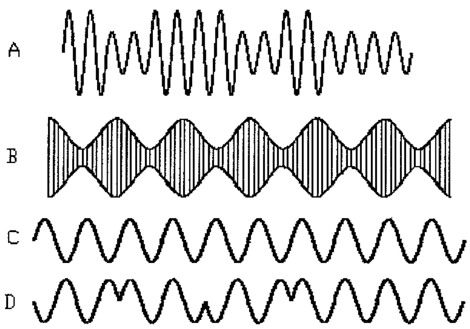


2. วงจร synchronizer ผลิตสัญญาณพาห์อ้างอิงที่มีลักษณะอย่างไร ?
   ก. ความถี่และเฟสเท่ากับสัญญาณพาห์ ASK
   ข. ความถี่เท่ากับสัญญาณพาห์ ASK เท่านั้น
   ค. แอมปลิจูดเท่ากับสัญญาณพาห์ ASK
   ง. ทั้ง ข. และ ค.



3. ในการมอดูเลทแบบ ASK, เลขฐานสองที่เป็น 0 ถูกแทนด้วยอะไร ?
   ก. สัญญาณพาห์ที่มีแอมปลิจูดขนาดใหญ่
   ข. ไม่มีสัญญาณพาห์
   ค. สัญญาณพาห์ที่มีแอมปลิจูดขนาดเล็ก
   ง. ทั้ง ข. และ ค.

4. รูปคลื่นข้อใดเป็นการมอดูเลทแบบ ASK ?



ก. a

ข. b

ค. c

ง. d

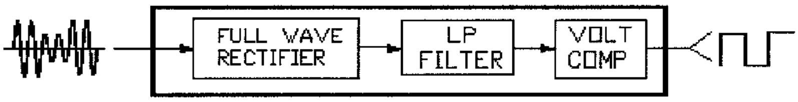
5. ASK synchronous detector ประกอบด้วยวงจรใดบ้าง ?

ก. full-wave rectifier, filter, comparator

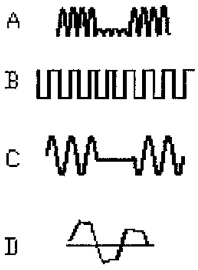
ข. synchronizer, mixer, filter, comparator

ค. full-wave rectifier, mixer, filter, comparator

ง. synchronizer, filter, comparator



6. ใน ASK asynchronous detector, เอาท์พุทของ LP FILTER คือข้อใด ?



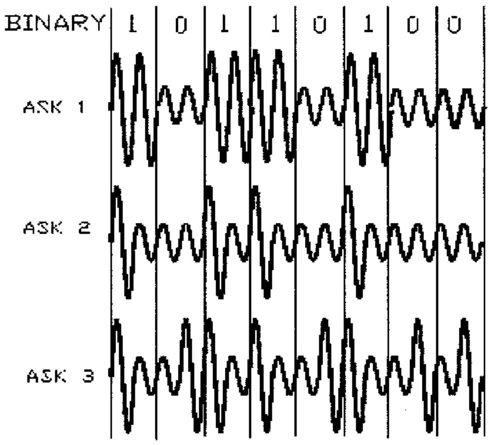
ก. a

ข. b

ค. c

ง. d

7. สัญญาณ ASK ข้อใดที่เป็นตัวแทนของการเข้ารหัสแบบ MANCHESTER?

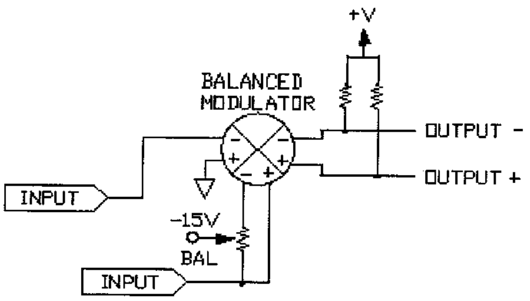


ก. ASK 1

ข. ASK 2

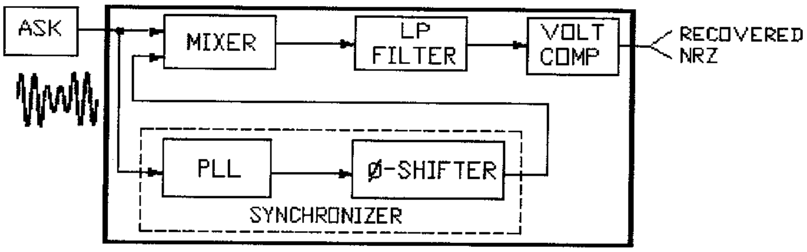
ค. ASK 3

ง. ไม่มีข้อใดถูก



8. balanced modulator สามารถทำงานเป็นอะไรได้ ?

ก. ASK modulator ข. mixer ค. synchronizer ง. ทั้ง ก. และ ข.



9. ใน synchronous detector, ความถี่เอาท์พุทของ mixer มีค่าเท่าไร **Help 5 – 27**

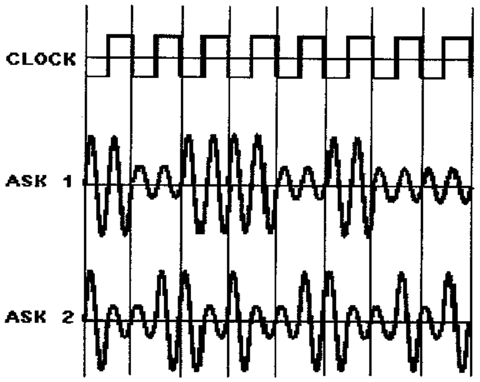
เมื่อความถี่พาห์เท่ากับ 6 kHz ?

ก. 6 kHz ข. 12 kHz ค. 36 kHz ง. 77.4 kHz

10. ข้อใดถูก

ก. ASK 1 และ ASK 2 มีข้อมูลเลขฐานสองที่แตกต่างกัน

ข. ASK 1 แทนการเข้ารหัสแบบ Manchester

ค. ข้อมูลเลขฐานสองของ ASK 1 คือ 10110100

ง. ASK 2 แทนการเข้ารหัสแบบ NRZ