

รายงานโครงการหมายเลข EE 206 / 2550



การออกแบบวงจรคุณสัญญาณทางอนาล็อกโดยอาศัยโครงสร้างของ OTA

นางสาวศศิมา พินิจพงศ์

รายงานนี้เป็นรายงานโครงการของนักศึกษาชั้นปีที่ 4 ซึ่งเสนอเป็นส่วนหนึ่ง

ในหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์

มหาวิทยาลัยอุบลราชธานี

Call no.	PEP 0106
Access no.	P 1066
.....

Project Report No. EE 206 / 2007



A design of analog multiplier circuit by using OTA

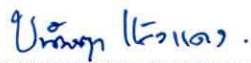
Miss Sasima Pinitpong

**This is the report of the Fourth – Year Project assignment submitted in Partial
Fulfillment of the Requirements for the Bachelor degree of Engineering
Department of Electrical and Electronic Engineering
The Faculty of Engineering
Ubon Ratchathani University**

ชื่อเรื่อง การออกแบบวงจรคุณลักษณะทางอนาล็อกโดยอาศัยโครงสร้างของ OTA

โดย นางสาวศศิมา พิณจงพงศ์
ภาควิชาวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์
อาจารย์ที่ปรึกษา ดร. ขนิษฐา แก้วแดง

อาจารย์ผู้ร่วมประเมินโครงการ



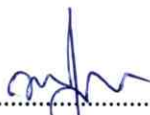
(ดร. ขนิษฐา แก้วแดง)

อาจารย์ที่ปรึกษา



(ดร.วรการ วงศ์สายเชื้อ)

กรรมการผู้ร่วมประเมินโครงการ



(ผศ.ดร. มงคล ปุษยदानนท์)

กรรมการผู้ร่วมประเมินโครงการ

Thesis Title A design of analog multiplier circuit by using OTA

By Miss Sasima Pinitpong

Department Electrical and Electronics Engineering

Thesis Adviser Dr. Khanittha Kaewdang

Thesis Committee

K. Kaewdang.

.....
(Dr. Khanittha Kaewdang)

Thesis Adviser

Worakarn Wongsachua

.....
(Dr. Worakarn Wongsachua)

Committee

mpv

.....
(Assistant Professor Dr. Mongkol Pusayatanont)

Committee