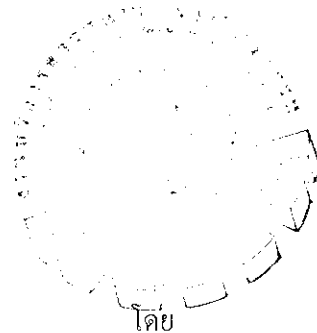


ภาควิชาวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
มหาวิทยาลัยอุบลราชธานี

“การออกแบบไอซีไอเอสแควร์ซีด้วยเอฟพีจีเอ”



นายสามารถ จิตรกล้า
นายทรงพล หาดสะอาด

โครงการนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ปีการศึกษา 2542

Pr. 11
Pr. 11-00
11/11/99

Project Report No. 012/1999

Department of Electrical and Electronics Engineering
Faculty of Engineering
Ubonratchathani University

I²C Bus Controller Development using FPGA

By

Mr. Samart Jitkla

Mr. Songpon Hadsa-ad

This project assignment submitted in fulfillment for the Bachelor of Engineering degree

Academic Year 1999

“การออกแบบไอซีไอสแควร์ซีด้วยเอฟทีจีเอ”

โดย

นาย สามารถ จิตรกล้า

นาย ทรงพล หาดสะอาด

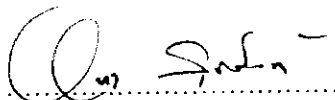
ภาควิชาวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

มหาวิทยาลัยอุบลราชธานี

ปีการศึกษา 2542

อาจารย์ที่ปรึกษา



(อาจารย์ อุทัย สุขสิงห์)

อาจารย์ที่ปรึกษาร่วม

.....

(อาจารย์ ชนเทพ ทับแก้ว)

อาจารย์ผู้ร่วมประเมินโครงการ

.....

()

.....

()

.....

()

วันที่ 1 พฤษภาคม 2543